

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-331507

(43)公開日 平成8年(1996)12月13日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 5/92			H 0 4 N 5/92	H
H 0 3 M 7/38		9382-5K	H 0 3 M 7/38	
H 0 4 N 7/32			H 0 4 N 7/137	Z

審査請求 未請求 請求項の数14 O L (全 44 頁)

(21)出願番号 特願平7-134524
(22)出願日 平成7年(1995)5月31日

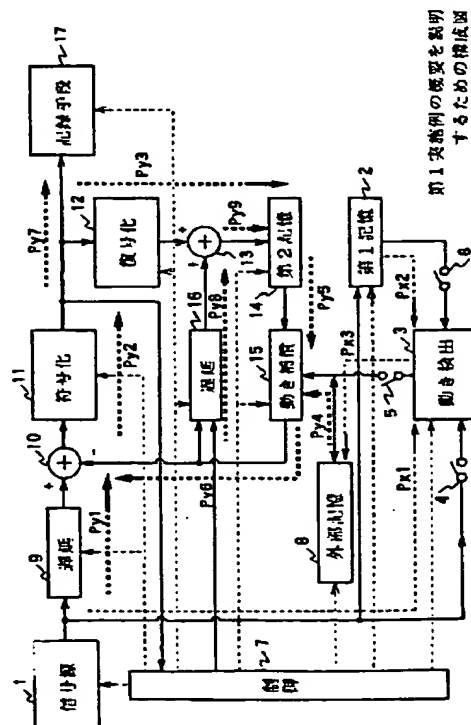
(71)出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72)発明者 瀬戸 浩昭
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(74)代理人 弁理士 松隈 秀盛

(54)【発明の名称】 画像情報記録方法及びそのシステム

(57)【要約】

【目的】 画像情報のタイプに応じた適切な符号化を行うと共に、動き検出を記録時に行わないことにより電力消費を抑制し、記録すべきデータを洩れなく記録媒体に記録することのできるデジタルビデオデータ記録システムを得ることを目的とする。

【構成】 信号源1と、動き検出手段3と、動きベクトルデータを記憶する外部記憶手段8と、符号化手段11と、記録手段17と、前処理では、動きベクトルデータの取得と量子化ステップサイズデータの取得を行い、記録処理では、外部記憶手段8から読み出した動きベクトルデータと量子化ステップサイズデータを用いて符号化を行い、符号化画像情報を記録手段17の記録媒体に記録するよう制御する制御手段7とを有する。



1

【特許請求の範囲】

【請求項1】 信号源から出力された画像情報の動きを検出し、該検出結果に基づいて動きベクトル情報を得、該動きベクトル情報を記憶手段に記憶する動きベクトル情報記憶ステップと、

信号源から出力された画像情報に対し、上記動き検出により得られた動きベクトル情報を用いて符号化処理を施し、該符号化処理によって得られる符号化画像情報の情報量を符号化単位毎に検出する符号化情報量検出ステップと、

上記符号化情報量検出ステップにおいて求められた画像情報の情報量と、上記信号源から出力される画像情報が記録される記録媒体の記録可能情報量とから、記録すべき全画像情報の比を符号化単位で求める符号化単位比算出ステップと、

上記符号化単位の比に基づいて、上記符号化単位の画像情報に対し、上記記録媒体の記録可能情報量の内の情報量を割り当てる情報量割り当てステップと、

上記情報量割り当てステップにおいて割り当てられた割当情報量に基づいて符号化時における圧縮率を示す圧縮率情報を得る圧縮率算出ステップと、

信号源から出力された画像情報に対し、上記記憶ステップにおいて記憶した動きベクトル情報及び上記圧縮率算出ステップにおいて算出した圧縮率情報を用いて符号化処理を施す符号化ステップと、

上記符号化ステップにより符号化された画像情報を記録媒体に記録する記録ステップとを含む画像情報記録方法。

【請求項2】 上記圧縮率情報は、量子化ステップサイズである請求項1記載の画像情報記録方法。

【請求項3】 信号源と、

上記信号源からの画像情報の動きを検出し、動きベクトル情報を得る動き検出手段と、

上記動き検出手段の取得した動きベクトル情報を記憶する記憶手段と、

上記動き検出手段の取得した動きベクトル情報若しくは上記記憶手段に記憶されている動きベクトル情報に基づいて、信号源からの画像情報を符号化する符号化手段と、

上記符号化手段からの符号化情報を記録する記録手段と、

上記各手段を制御する制御手段とを有し、

上記制御手段は、

上記信号源からの画像情報を、上記記録手段の記録媒体に記録する記録処理に先だって、動き検出手段により取得された動きベクトル情報を、上記記憶手段に記憶すると共に、上記符号化手段からの符号化情報の符号化単位の情報量を求め、該情報量と、上記記録手段の記録媒体の記録可能情報量とに基づいて、記録時における上記符号化手段での圧縮率を示す圧縮率情報を、記録すべき全画像情報について符号化単位で求め、

2

上記信号源からの画像情報を、上記記録手段の記録媒体に記録する記録処理の際には、上記記憶手段に記憶されている動きベクトル情報を読み出し、該読み出した動きベクトル情報及び上記圧縮率情報を、上記符号化手段に供給する画像情報記録システム。

【請求項4】 上記圧縮率情報は、量子化ステップサイズである請求項3記載の画像情報記録システム。

【請求項5】 記録すべき画像情報を発生する信号源と、

10 上記信号源からの画像情報を記憶する第1の記憶手段と、

上記信号源からの主画像情報と、上記第1の記憶手段からの副画像情報とを用いて動き検出処理を行い、動きベクトル情報を得る動き検出手段と、

上記動きベクトル検出手段の求めた動きベクトル情報を記憶する外部記憶手段と、

上記信号源からの画像情報を符号化する符号化手段と、

上記符号化手段からの符号化画像情報を記録する記録手段と、

20 上記符号化手段からの符号化画像情報を復号化する復号化手段と、

上記復号化手段からの画像情報を記憶する第2の記憶手段と、

上記動き検出手段が求めた動きベクトル情報が示す画像情報を、上記第2の記憶手段から読み出す動き補償手段と、

上記信号源からの主画像情報から、上記動き補償手段により読み出された副画像情報を減算する第1の加算手段と、

30 上記復号化手段からの復号化済みの画像情報と、上記動き補償手段により読み出された副画像情報を加算する第2の加算手段と、

上記符号化手段からの符号化画像情報の情報量を検出し、該検出結果に基づいて、上記符号化手段における圧縮率を示す圧縮率情報を算出し、該圧縮率情報を、上記符号化手段に供給し、上記符号化手段における圧縮率を制御すると共に、上記各手段を制御する制御手段とを有し、

上記制御手段は、

40 上記動きベクトル情報の取得及び上記符号化手段における圧縮率を算出する前処理時においては、上記動き検出手段により動きベクトル情報を得るよう制御すると共に、上記符号化手段からの符号化画像情報の情報量を検出し、該検出結果と上記記録手段の記録媒体の記録可能情報量とに基づいて記録すべき全画像情報の圧縮率を符号化単位毎に算出し、

上記信号源からの画像情報を上記記録手段に載置されている記録媒体に記録する記録処理時においては、上記外部記憶手段から読み出した動きベクトルデータを上記動き補償手段に供給し、上記動き補償手段において上記読み

3

出した動きベクトルデータが用いられるよう制御すると共に、上記符号化手段における画像情報の圧縮率を制御する画像情報記録システム。

【請求項6】 上記制御手段は、

上記信号源からの画像情報の符号化単位毎の情報量を検出する情報量検出手段と、

上記情報量検出手段の検出した情報量情報と、上記記録手段に載置される記録媒体の記録可能情報量情報とで比を求める符号化単位比算出手段と、

上記符号化単位比情報と、上記記録媒体の記録可能情報量情報とに基いて、上記信号源からの画像情報に対する圧縮率を示す圧縮率情報を算出する圧縮率算出手段と、

上記外部記憶手段に対する上記動きベクトル情報の記憶、上記外部記憶手段に記憶されている動きベクトル情報の読み出しを行う外部記憶手段制御手段と、

上記前処理時に得られた各種情報、並びに情報記録処理時に必要な各種情報を、テーブルとして記憶するテーブル情報記憶手段とを有する請求項5記載の画像情報記録システム。

【請求項7】 上記信号源は、磁気記録媒体を再生する再生装置であり、上記記録手段に載置される記録媒体はスタンパを製造するための原盤である請求項5記載の画像情報記録システム。

【請求項8】 上記テーブルは、少なくとも、上記磁気記録媒体上に記録されている素材の識別情報と、上記磁気記録媒体上における素材の位置を示す位置情報と、上記情報量検出手段の検出した情報量情報と、上記符号化単位比算出手段の算出した符号化単位比情報と、上記圧縮率算出手段の算出した圧縮率情報と、上記外部記憶手段における上記動きベクトル情報の位置情報からなる請求項7記載の画像情報記録システム。

【請求項9】 上記圧縮率情報は、量子化ステップサイズである請求項5記載の画像情報記録システム。

【請求項10】 記録すべき画像情報を発生する信号源と、

上記信号源からの画像情報を記憶する記憶手段と、

上記信号源からの主画像情報と、上記記憶手段からの副画像情報とを用いて動き検出処理を行い、動きベクトル情報を得る動き検出手段と、

上記動きベクトル検出手段の求めた動きベクトル情報を記憶する外部記憶手段と、

上記信号源からの画像情報を符号化する符号化手段と、

上記符号化手段からの符号化画像情報を記録する記録手段と、

上記符号化手段からの符号化画像情報を復号化し、上記記憶手段に記憶する復号化手段と、

上記動き検出手段が求めた動きベクトル情報が示す画像情報を、上記記憶手段から読み出す動き補償手段と、

上記信号源からの主画像情報から、上記動き補償手段により読み出された副画像情報を減算する第1の加算手段

4

と、

上記復号化手段からの復号化済みの画像情報と、上記動き補償手段により読み出された副画像情報を加算する第2の加算手段と、

上記符号化手段からの符号化画像情報の情報量を検出し、該検出結果に基いて、上記符号化手段における圧縮率を示す圧縮率情報を算出し、該圧縮率情報を、上記符号化手段に供給し、上記符号化手段における圧縮率を制御すると共に、上記各手段を制御する制御手段とを有し、

上記制御手段は、

上記動きベクトル情報の取得及び上記符号化手段における圧縮率を算出する前処理時においては、上記動き検出手段により動きベクトル情報を得るよう制御すると共に、上記符号化手段からの符号化画像情報の情報量を検出し、該検出結果と上記記録手段の記録媒体の記録可能情報量とに基いて記録すべき全画像情報の符号化単位の圧縮率を算出し、

上記信号源からの画像情報を上記記録手段に載置されている記録媒体に記録する記録理時においては、上記外部記憶手段から読み出した動きベクトルデータを上記動き補償手段に供給し、上記動き補償手段において上記読み出した動きベクトルデータが用いられるよう制御すると共に、上記符号化手段における画像情報の圧縮率を制御する画像情報記録システム。

【請求項11】 上記制御手段は、

上記信号源からの画像情報の符号化単位毎の情報量を検出する情報量検出手段と、

上記情報量検出手段の検出した情報量情報と、上記記録手段に載置される記録媒体の記録可能情報量情報とで比を求める符号化単位比算出手段と、

上記符号化単位比情報と、上記記録媒体の記録可能情報量情報とに基いて、上記信号源からの画像情報に対する圧縮率を示す圧縮率情報を算出する圧縮率算出手段と、

上記外部記憶手段に対する上記動きベクトル情報の記憶、上記外部記憶手段に記憶されている動きベクトル情報の読み出しを行う外部記憶手段制御手段と、

上記前処理時に得られた各種情報、並びに情報記録処理時に必要な各種情報を、テーブルとして記憶するテーブル情報記憶手段とを有する請求項10記載の画像情報記録システム。

【請求項12】 上記信号源は、磁気記録媒体を再生する再生装置であり、上記記録手段に載置される記録媒体はスタンパを製造するための原盤である請求項10記載の画像情報記録システム。

【請求項13】 上記テーブルは、少なくとも、上記磁気記録媒体上に記録されている素材の識別情報と、上記磁気記録媒体上における素材の位置を示す位置情報と、上記情報量検出手段の検出した情報量情報と、上記符号化単位比算出手段の算出した符号化単位比情報と、上記

圧縮率算出手段の算出した圧縮率情報と、上記外部記憶手段における上記動きベクトル情報の位置情報からなる請求項12記載の画像情報記録システム。

【請求項14】 上記圧縮率情報は、量子化ステップサイズである請求項10記載の画像情報記録システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば、情報伝送装置の送信側、ディスクや磁気テープを記録媒体とする記録装置、光ディスクのスタンパ等の製造装置等に適用して

好適な画像情報記録方法及びそのシステムに関する。

【0002】

【従来の技術】 従来、例えば情報伝送装置の送信側や、ディスクや磁気テープを媒体とする記録再生装置の記録側や、光ディスクのスタンパの製造装置の信号処理系においては、図20に示すような動きエンコーダが用いられている。この図20に示す動きエンコーダは、MP

EG (Moving Picture Image Coding Experts Group) により進められた標準化作業に基いて規格化された蓄積用動画像符

号化標準に対応するものである。

【0003】 【映像エンコーダの説明】 図20は、映像エンコーダの内部構成例を示す構成図である。

【0004】 【接続及び構成】 この図20に示す映像エンコーダは、図示しない信号発生源からの映像データが供給される入力端子400が、動き検出回路421の第1の入力端子、動き補償回路424の他方の入力端子及びフレームメモリ422の入力端子に夫々接続され、このフレームメモリ422の出力端子が、上記動き検出回路421の第2の入力端子、フレームメモリ423の入力端子、加算回路427の加算側入力端子、スイッチ428のイントラ側固定接点b、並びにインター／イントラ判定回路429の他方の入力端子に夫々接続され、フレームメモリ423の出力端子が、上記動き検出回路421の第3の入力端子及び動き補償回路425の他方の入力端子に夫々接続され、動き補償回路424の出力端子が、内部に1/2乗算器を有する加算回路426の一方の加算側入力端子に接続され、動き補償回路425の出力端子が、加算回路426の他方の加算側入力端子に接続され、加算回路426の出力端子が、加算回路427の減算側入力端子に接続され、加算回路427の出力端子が、スイッチ428のイントラ側固定接点a及びインター／イントラ判定回路429の一方の入力端子に接続され、スイッチ428の可動接点cが、DCT (Discrete Cosine Transform: 離散のコサイン変換) 回路430の入力端子に接続され、このDCT回路430の出力端子が、量子化回路431の入力端子に接続され、この量子化回路431の出力端子が、可変長符号化回路432の入力端子に接続され、この可変長符号化回路432の出力端子が出力符号化回

路433の入力端子に接続され、この出力符号化回路433の出力端子が、出力端子433に接続され、上記動き検出回路421の出力端子が、動き補償回路424及び425の各一方の入力端子並びに可変長符号化回路432の入力端子に接続され、更に上記フレームメモリ422及び423、インター／イントラ判定回路429が、夫々コントローラ435と接続されて構成される。

【0005】 ここで、上記フレームメモリ422及び423は、コントローラ435から夫々供給される、読み出し／書き込み制御信号R/Wによって、フレーム画像データの読み出し及び書き込みを行う。

【0006】 また、上記フレームメモリ422にフレーム画像データが記憶された時点においては、上記フレームメモリ422の出力を現在のフレームとしたとき、上記入力端子400に供給されるフレーム画像データは、未来のフレームとなり、上記フレームメモリ423に記憶されているフレーム画像データは、過去のフレームとなる。以下、現在のフレームを「現フレーム」、未来のフレームを「後フレーム」、過去のフレームを「前フレーム」と夫々称することとする。

【0007】 また、上記動き検出回路421は、入力端子400を介して供給されるフレーム画像データ、フレームメモリ422から読み出されるフレーム画像データ、並びにフレームメモリ423から読み出されるフレーム画像データに対し、夫々例えば16ライン×16画素の大きさのマクロブロック単位で動き検出処理を施す。動き検出の方法としては、例えばフルサーチブロックマッチングによる動き検出方法が周知である。

【0008】 即ち、上記動き検出回路421は、フレームメモリ422に記憶されている現フレームのマクロブロックデータMB(f)と、入力端子400を介して供給される後フレームのマクロブロックデータMB(f+1)とで動き検出を行い、その結果に基いて動きベクトルデータMVを得、フレームメモリ422に記憶されている現フレームのマクロブロックデータMB(f)と、フレームメモリ423に記憶されている前フレームのマクロブロックデータMB(f-1)とで動き検出を行い、その結果に基いて動きベクトルデータMVを得る。

【0009】 尚、動き検出回路421の出力端子に接続されている信号線を単線で示し、また、動きベクトルを示す符号として、1つの「MV」を用いているが、動きベクトルデータMVは、上記各動き検出において、夫々、フレームメモリ422に記憶されているフレーム画像データの全マクロブロック分だけ求められる。

【0010】 上記動き補償回路424は、動き検出回路421から供給される動きベクトルデータMVにより、入力端子420を介して供給される後フレームのフレーム画像データから、現フレームの処理対象であるところのマクロブロックデータMB(f)の内容に最も近い内容のマクロブロックデータMB(f+1)を抽出し、抽

出したマクロブロックデータMB (f+1) を、加算回路426に供給する。

【0011】また、上記動き補償回路425は、動き検出回路421から供給される動きベクトルデータMVにより、フレームメモリ423に記憶されている前フレームのフレーム画像データから、現フレームの処理対象であるところのマクロブロックデータMB (f) の内容に最も近い内容のマクロブロックデータMB (f-1) を抽出し、抽出したマクロブロックデータMB (f-1) を、加算回路426に供給する。

【0012】上記加算回路426は、上記動き補償回路424からのマクロブロックデータMB (f+1) と、上記動き補償回路425からのマクロブロックデータMB (f-1) とを加算し、内部の1/2乗算器により、上記加算結果に係数“1/2”を乗じ、結果的に、上記動き補償回路424からのマクロブロックデータMB (f+1) と、上記動き補償回路425からのマクロブロックデータMB (f-1) との平均であるところの平均値データを得る。

【0013】また、上記加算回路427は、フレームメモリ422から供給される、現フレームのマクロブロックデータMB (f) から、加算回路426からの平均値データを減算することにより、現フレームのマクロブロックデータMB (f) と、両方向予測によって得られた、平均値データとしての、マクロブロックデータとの差分を得る。

【0014】また、上記インター／イントラ判定回路429は、加算回路427からの差分データと、フレームメモリ422からのマクロブロックデータMB (f) 、並びに、コントローラ435から供給されるフレームパルスFpとに基いて、適宜、スイッチ428の可動接点cを、インター側の固定接点a、若しくはイントラ側の固定接点bに接続する。また、上記インター／イントラ判定回路429は、スイッチ428の制御状態を示す、インター／イントラ選択信号SELを、コントローラ435に供給する。このインター／イントラ選択信号SELは、後述する復号情報EDaとして、符号化された画像データと共に伝送される。復号化の制御の主体となる映像デコーダのコントローラが、画像データの復号化に際し、符号化時と同じインター／イントラの切り換えを行うためである。

【0015】ここで、以上の説明をまとめる。符号化すべき対象となるのは、フレームメモリ422に記憶されている、現フレームのフレーム画像データであり、処理単位は、マクロブロック単位である。動き検出回路421において動き検出を行うのは、符号化すべき現フレームのマクロブロックデータMB (f) の内容に最も近い後及び前フレームのマクロブロックデータMB (f+1) 及びMB (f-1) を探すためである。この探索が完了した結果、即ち、最も現フレームのマクロブロック

データMB (f) の内容に近い、後及び前フレームのマクロブロックデータMB (f+1) 及びMB (f-1) を検出した結果が、動きベクトルデータMVである。この動きベクトルデータMVを用いて、上記、最も現フレームのマクロブロックデータMB (f) の内容に近い後及び前フレームのマクロブロックデータMB (f+1) 及びMB (f-1) を抽出することにより、前に伝送した内容と共通する内容は伝送しないようにするのである。

10 【0016】但し、加算回路427において、両方向予測によって得られたマクロブロックデータとの差分がとられた、現フレームのマクロブロックデータMB (f) は、復号時において差分データだけでは復号化することができないので、図に示すように、動きベクトルデータMVは、可変長符号化回路432に供給され、可変長符号化処理432によって圧縮され後に、上記差分データと共に伝送されるのである。

【0017】インター／イントラ判定回路429の役割は、上述のように、差分データの符号化と、フレームメモリ422の出力の符号化を選択することである。差分データ、即ち、フレーム間の差分情報を符号化することをフレーム間符号化（インター符号化）と称し、フレームメモリの出力をそのまま符号化することを、フレーム内符号化（イントラ符号化）と称する。尚、ここでいう「符号化」は、加算回路427における差分演算のことではなく、後述するDCT回路430以降の回路による符号化を意味する。本来、インター／イントラ判定回路429による、インター及びイントラの切り換え制御は、マクロブロック単位でも行われているが、以下の説明を分かりやすくするために、フレームパルスFpにより、フレーム単位で行われているものとする。

【0018】上記スイッチ428から出力され、符号化される各フレームの画像データは、その符号化形態に応じて、一般にIピクチャ、Bピクチャ、Pピクチャと称される。

【0019】Iピクチャは、スイッチ428から出力される現フレームのマクロブロックデータMB (f) を、フレーム内符号化したデータからなる、1フレーム分の符号化後の画像データである。ここでいう符号化とは、上記DCT回路430、量子化回路431及び可変長符号化回路432による符号化のことである。従って、Iピクチャを生成する場合、上記インター／イントラ判定回路429の制御により、必ず上記スイッチ428の可動接点cは、固定接点bに接続される。

【0020】Pピクチャは、スイッチ428から出力される現フレームのマクロブロックデータMB (f) と、現フレームのマクロブロックデータMB (f) に対し、時間的に前のフレームとなる、1若しくはPピクチャの動き補償済みのマクロブロックデータとの差分データを符号化（フレーム間符号化）したデータや、現フレーム

のマクロブロックデータMB (f) をフレーム内符号化したデータからなる1フレーム分の符号化後の画像データである。但し、Pピクチャを生成するときに、Iピクチャとしての画像データに対して動き補償を行うための動きベクトルデータMVは、映像エンコーダに入力された順序で見て、Pピクチャとして符号化すべき画像データと、この画像データの1つ前の画像データとで求められたものとなる。

【0021】Bピクチャは、スイッチ428から出力される現フレームのマクロブロックデータMB (f) と、次に示す6種類のマクロブロックデータとの差分データを、符号化(フレーム間符号化)したデータである。上記6種類のマクロブロックデータの内の2種類のマクロブロックデータは、スイッチ428から出力される現フレームのマクロブロックデータMB (f) と、現フレームのマクロブロックデータMB (f) に対し、時間的に前のフレームとなる、I若しくはPピクチャの動き補償済みのマクロブロックデータである。上記6種類のマクロブロックデータの内の他の2種類のマクロブロックデータは、スイッチ428から出力される現フレームのマクロブロックデータMB (f) と、現フレームのマクロブロックデータMB (f) に対し、時間的に先のフレームとなる、I若しくはPピクチャの動き補償済みのマクロブロックデータである。上記6種類のマクロブロックデータの内の更に他の2種類のマクロブロックデータは、スイッチ428から出力される現フレームのマクロブロックデータMB (f) に対し、時間的に前のフレームとなるIピクチャと、時間的に先のフレームとなるPピクチャとから生成される補間マクロブロックデータ、並びにスイッチ428から出力される現フレームのマクロブロックデータMB (f) に対し、時間的に前のフレームとなるPピクチャと、時間的に先のフレームとなるPピクチャとから生成される補間マクロブロックデータである。

【0022】以上の説明から分かるように、Pピクチャは、現フレーム以外の画像データが用いられて符号化されたデータ、即ち、フレーム間符号化されたデータを含み、また、Bピクチャは、フレーム間符号化されたデータのみで構成されるものであるから、単独では復号化することができない。そこで、周知なように、関連する複数のピクチャを1つのGOP (Group Of Picture) とし、このGOPを単位として処理するよう規定されている。

【0023】通常、GOPは、1または複数枚のIピクチャと、零または複数枚の非Iピクチャとで構成される。以下、説明を分かりやすくするため、フレーム内符号化された画像データをIピクチャ、両方向予測され符号化された画像データをBピクチャとし、1つのGOPは、1つのBピクチャと1つのIピクチャで構成されるものとする。

【0024】以上の説明から分かるように、図20においては、Iピクチャの生成経路は、フレームメモリ422の出力、スイッチ428、DCT回路430以降となる。また、Bピクチャの生成経路は、入力端子400、動き補償回路424及び加算回路426、フレームメモリ423の出力端子、動き補償回路425及び加算回路426、加算回路426、加算回路427、スイッチ428、DCT回路430以降となる。

【0025】上記DCT回路430は、スイッチ428の出力を、例えば8ライン×8画素のブロック単位毎に、直流から高次交流成分の係数データに変換する。量子化回路431は、DCT回路430からの係数データを、決められた量子化ステップサイズで量子化する。可変長符号化回路432は、量子化回路431からの係数データと、動き検出回路421からの動きベクトルデータMVを、ハフマンやランレングス符号化等の方法により符号化する。出力符号化回路433は、可変長符号化回路432の出力及びコントローラ435からの復号情報EDaに対し、夫々インナーパリティ及びアウターパリティを生成する。そして、上記出力符号化回路433は、上記可変長符号化回路432の出力及びコントローラ435からの復号情報に対し、上記生成したインナーパリティ及びアウターパリティを夫々付加することにより、出力すべきデータのデータ列を、積符号形式のデータ列に変換する。このとき、上記積符号形式のデータ列に対し、同期信号等も付加されることは言うまでもない。

【0026】出力時の1つのGOP内のデータ配列は、先頭から順に、復号情報、Bピクチャのフレームデータ、復号情報、Iピクチャのフレームデータとなる。

【0027】ここで、上記復号情報EDaは、GOPの先頭を示すGOP先頭データ及び上述したインター/イントラ選択信号SEL等で構成される。上記GOP先頭データは、例えばその値が“1”のときに、このGOP先頭データが先頭に付加されているフレームデータが、GOPの先頭のフレームデータであることを示し、“0”のときに、このGOP先頭データが先頭に付加されているフレームデータが、GOPの先頭ではないが、ピクチャの先頭であることを示す。

【0028】〔動作〕次に動作について説明する。上記1つのGOPを構成するIピクチャの生成時においては、上記インター/イントラ判定回路429の制御により、スイッチ428の可動接点cが、イントラ側固定接点bに接続される。そして、この場合には、フレームメモリ422から読み出されたフレーム画像データが、DCT回路431以降の回路によって符号化される。またこのとき、コントローラ435からの復号情報EDaが、出力符号化回路433に供給される。可変長符号化回路432の出力及び上記コントローラ435からの復号情報EDaは、出力符号化回路433において、イン

ナーバリティ及びアウターバリティが付加された後に、Iピクチャとして出力される。

【0029】続いて、1つのGOPを構成するBピクチャの生成時においては、上記インター／イントラ判定回路429の制御により、スイッチ428の可動接点cは、インター側固定接点aに接続される。

【0030】動き検出回路421において、現フレームのマクロブロックデータMB(f)と、後フレームのフレーム画像データ内のマクロブロックデータMB(f+1)とで、順次動き検出が行われる。そしてその結果、最も現フレームのマクロブロックデータMB(f)の内容に一致するマクロブロックデータMB(f+1)が選択され、現フレームのマクロブロックデータMB(f)の位置を起点として、上記マクロブロックデータMB(f+1)の位置を示す動きベクトルデータMVが得られる。

【0031】同様に、現フレームのマクロブロックデータMB(f)と、前フレームのフレーム画像データ内のマクロブロックデータMB(f-1)とで、順次動き検出が行われ、その結果、最も現フレームのマクロブロックデータMB(f)の内容に一致するマクロブロックデータMB(f-1)が選択され、現フレームのマクロブロックデータMB(f)の位置を起点として、上記マクロブロックデータMB(f-1)の位置を示す動きベクトルデータMVが得られる。

【0032】上記2つの動きベクトルデータMVは、可変長符号化回路432に供給されると共に、動き補償回路424及び425に夫々供給される。動き補償回路424においては、後フレームのフレーム画像データ中から、上記動きベクトルデータMVが示すマクロブロックデータMB(f+1)が抽出される。抽出されたマクロブロックデータMB(f+1)は、加算回路426に供給される。一方、動き補償回路425においては、前フレームのフレーム画像データ中から、上記動きベクトルデータMVが示すマクロブロックデータMB(f-1)が抽出される。抽出されたマクロブロックデータMB(f-1)は、加算回路426に供給される。

【0033】加算回路426では、動き補償回路424からのマクロブロックデータMB(f+1)と、動き補償回路425からのマクロブロックデータMB(f-1)とが加算され、更にその加算結果に係数“1/2”が乗じられることによって平均化される。この平均値データは、加算回路427の減算側入力端子を介して加算回路427に供給される。この加算回路427の加算側入力端子には、フレームメモリ422から読み出された、現フレームのマクロブロックデータMB(f)が供給される。よって、この加算回路427においては、現フレームのマクロブロックデータMB(f)から、加算回路426からの平均値データが減算される。この加算回路427の出力は、DCT回路430、量子化回路4

31及び可変長符号化回路432によりフレーム間符号化され、出力符号化回路433において復号情報が付加され、更にインナーバリティ及びアウターバリティが付加された後に、Bピクチャとして出力される。

【0034】フレームメモリ422に記憶されている全マクロブロックデータMB(f)に対して上述した処理、即ち、フレーム間符号化処理が済むと、このフレームメモリ422に記憶されているフレーム画像データが読み出されてフレームメモリ423に供給され、フレームメモリ423に前フレームの画像データとして記憶される。一方、フレームメモリ422には、次のフレーム画像データが、現フレームのフレーム画像データとして記憶される。

【0035】次に図21を参照して、映像エンコーダにおける符号化の概念について説明する。図21は、上記映像エンコーダにおける符号化処理を説明するための概念図である。

【0036】この図21においては、符号化されるフレーム画像データを夫々示し、これらの符号化画像データの下部には、夫々一例として、フレーム番号F1～F10を示している。また、斜線の付されているフレーム画像データは、Iピクチャとしてのフレーム画像データI1、I3、I5、I7及びI9、斜線の付されていないフレーム画像データは、Bピクチャとしてのフレーム画像データB2、B4、B6、B8、B10(若しくはPピクチャとしてのフレーム画像データP2、P4、P6、P8、P10)を示している。この場合、フレーム番号F1及びF2の各フレーム画像データI1及びB2で1つのGOPが構成され、フレーム番号F3及びF4の各フレーム画像データI3及びB4で1つのGOPが構成され、フレーム番号F5及びF6の各フレーム画像データI5及びB6で1つのGOPが構成され、フレーム番号F7及びF8の各フレーム画像データI7及びB8で1つのGOPが構成され、フレーム番号F9及びF10の各フレーム画像データI9及びI10で1つのGOPが構成される。

【0037】この図21に示すフレーム画像データの内、フレーム番号F1、F3、F5、F7、F9の、各フレーム画像データI1、I3、I5、I7及びI9は、既に説明したように、夫々フレームメモリ422から読み出された後に、スイッチ428を介してDCT回路430、量子化回路431、可変長符号化回路432の順にこれらの回路に供給され、これらの回路によって、結果的に、夫々フレーム内符号化処理が施される。

【0038】一方、この図21において矢印で示されているように、Bピクチャの画像データの符号化においては、符号化すべきフレーム画像データの左右のフレーム画像データ、即ち、前及び後フレームのフレーム画像データが用いられ、結果的にフレーム間符号化処理が施される。例えば、フレーム番号F2のフレーム画像データ

に対し、前及び後フレームのフレーム画像データI1及びI3が用いられ、フレーム番号F4のフレーム画像データに対し、前及び後フレームのフレーム画像データI3及びI5が用いられる。

【0039】例えば、フレーム番号F2のフレーム画像データB2の符号化処理の際においては、上記フレーム番号F2のフレーム画像データB2は、現フレームのフレーム画像データとして、図20に示したフレームメモリ422に記憶される。このとき、上記フレームメモリ423には、フレーム番号F1のフレーム画像データI1が、前フレームのフレーム画像データとして記憶される。そして、処理が開始されると、フレーム番号がF3のフレーム画像データI3が、後フレームのフレーム画像データとして、入力端子400を介して供給される。

【0040】動き検出回路421においては、フレームメモリ422から読み出された、フレーム番号F2のフレーム画像データB2のマクロブロックデータMB(f)と、フレームメモリ423から読み出された、上記フレーム番号F1のフレーム画像データI1のマクロブロックデータMB(f-1)とで動き検出が行われ、この結果、1つの動きベクトルデータMVが得られる。また、この動き検出回路421においては、フレームメモリ422から読み出された、フレーム番号がF2のフレーム画像データB2のマクロブロックデータMB(f)と、入力端子400を介して供給される、フレーム番号F3のフレーム画像データI3のマクロブロックデータMB(f+1)とで動き検出が行われ、この結果、1つの動きベクトルデータMVが得られる。

【0041】動き補償回路424においては、上記動きベクトルデータMVが示す、上記フレーム番号F1のフレーム画像データI1中のマクロブロックデータMB(f-1)が抽出される。また、動き補償回路425においては、上記動きベクトルデータMVが示す、上記フレーム番号F3のフレーム画像データI3のマクロブロックデータMB(f+1)が抽出される。これら動き補償回路424及び425において夫々抽出されるマクロブロックデータMB(f-1)及びMB(f+1)は、夫々、フレーム番号F2のフレーム画像データB2のマクロブロックデータMB(f)に、その内容、即ち、マクロブロック内における画素データのレベル配列が最も近いものである。

【0042】加算回路426においては、上述したように、上記動き補償回路424からの、フレーム番号F1のフレーム画像データI1中のマクロブロックデータMB(f-1)と、上記動き補償回路425からの、フレーム番号F3のフレーム画像データI3中のマクロブロックデータMB(f+1)とが加算され、この加算結果に対し、更に内部の1/2乗算器により、係数“1/2”が乗じられ、結果的に、上記2つのマクロブロックデータMB(f-1)及びMB(f+1)の平均値デー

タが得られる。この平均値データは、加算回路427の減算側入力端子を介して、加算回路427に供給される。

【0043】一方、この加算回路427には、この加算回路427の加算側入力端子を介して、フレーム番号F2のフレーム画像データB2中のマクロブロックデータMB(f)が供給される。よって、この加算回路427においては、フレーム番号F2のフレーム画像データB2中のマクロブロックデータMB(f)から、上記平均値データが減じられ、差分データが得られる。この演算処理によって得られた差分データは、スイッチ428を介してDCT回路430以降の回路により符号化される。そして、フレーム番号F2のフレーム画像データB2の全てのマクロブロックデータMB(f)に対して、上記処理が施され、結果的に、フレーム番号F2のフレーム画像データB2が、フレーム間符号化される。尚、フレーム番号F4、F6、F8及びF10の各フレーム画像データB4、B6、B8及びB10も、上述と同様の処理を経てフレーム間符号化される。

【0044】次に、再度図21を参照して、復号化について説明する。この場合、図21は、復号化処理を説明するための概念図である。この図21においては、復号化されるフレーム画像データを夫々示し、これらの符号化画像データの下部には、夫々フレーム番号を示している。また、斜線の付されているフレーム画像データは、Iピクチャとしてのフレーム画像データ、斜線の付されていないフレーム画像データは、Bピクチャとしてのフレーム画像データ（若しくはPピクチャとしてのフレーム画像データ）を示している。

【0045】この図21に示すフレーム画像データの内、フレーム番号F1、F3、F5、F7及びF9のフレーム画像データI1、I3、I5、I7及びI9は、映像デコーダにより、復号化された後に、夫々、再生画像データとして出力される。

【0046】一方、この図21において矢印で示されているように、Bピクチャとしてのフレーム画像データは、左右、即ち、前及び後フレームのフレーム画像データが用いられて復元される。例えばフレーム番号F2のフレーム画像データB2は、前フレームのフレーム画像データI1と、後フレームの画像データI3とが用いられて復元される。

【0047】例えば、フレーム番号F2のフレーム画像データB2の復号化処理の際においては、Iピクチャとしてのフレーム番号F1のフレーム画像データI1と、Iピクチャとしてのフレーム番号F3のフレーム画像データI3とが用いられて復元される。その際、符号化時において、このフレーム番号F2のフレーム画像データB2及びフレーム番号F1のフレーム画像データI1、並びに、フレーム番号F2のフレーム画像データB2及びフレーム番号F3のフレーム画像データI3で夫々動

10

20

30

40

50

15

き検出が行われて得られた動きベクトルデータが用いられる。

【0048】上記動きベクトルデータが示すマクロブロックデータが、フレーム番号F1のフレーム画像データから抽出され、上記動きベクトルデータが示すマクロブロックデータが、フレーム番号F3のフレーム画像データから抽出される。これらのマクロブロックデータは、加算され、更に係数“1/2”が乗じられることにより、平均化され、平均値データとされる。そして、フレーム番号F2のフレーム画像データB2の差分データと、上記平均値データとが加算され、フレーム番号F2のフレーム画像データB2のマクロブロックデータが復元される。

【0049】

【発明が解決しようとする課題】上述したような圧縮符号化処理は、例えば磁気テープ、CD-ROM等の光ディスク、ハードディスクにデジタルビデオデータ記録する際に用いられている。例えば映画等のような長時間の動画像データを圧縮符号化し、圧縮符号化した動画像データを、上記記録媒体に洩れなく記録するためには、圧縮符号化した後の記録すべき全画像データのデータ量が、上記記録媒体に記録可能な全データ量から上記復号情報E Daやパリティ等を除いた残りのデータ量と同じか或いは少ないことが必要である。

【0050】例えばCD-ROMは、周知のように、原盤としてのスタンバにより大量生産されるものである。上記スタンバは、次の過程を経て製造される。

- 【0051】1. ガラス基板上にレジスト材が塗布され、レジスト膜が形成される。
2. レーザービームとして光源から出射された、圧縮符号化されたデジタルビデオデータが、上記レジスト膜に照射される。
3. 全レジスト膜の内、レーザービームの照射された部分のみが現像によって除去される。
4. 上記ガラス原盤上に例えばポリカーボネート等の樹脂が流し込まれる。
5. 上記ガラス原盤上の樹脂が硬化した後に、当該樹脂が、ガラス原盤から剥される。
6. 樹脂の凹凸のある面上に、無電解メッキ処理が施され、樹脂の凹凸のある面上にメッキ層が形成される。
7. 樹脂の凹凸のある面上に形成されたメッキ層に、ニッケル等の金属メッキ処理が施され、樹脂の凹凸のある面上に形成されたメッキ層上に金属メッキ層が形成される。
8. 上記樹脂の凹凸のある面上に形成されたメッキ層から、上記樹脂が剥される。

【0052】上記8番目の過程において、樹脂が剥されて残ったメッキ層部分が、上記スタンバである。

【0053】以上の説明から分かるように、CD-ROM等のような光ディスクでは、例えばハードディスクや

16

光磁気ディスクとは異なり、デジタルビデオデータに対する圧縮符号化処理及び記録処理は、上記スタンバを製造する際に行われる。従って、圧縮符号化した後の記録すべき全画像データのデータ量が、上記ガラス原盤上に記録可能な全データ量よりも少ない場合においては、単に、ガラス原盤上の記録可能領域中にデジタルビデオデータが記録されない、無駄な領域が発生するだけで済むが、圧縮符号化した後の記録すべき全画像データのデータ量が、上記記録媒体に記録可能な全データ量よりも多い場合においては、記録すべき全画像データの内、一部のデータが、上記ガラス原盤上に記録されないといった事態が生じる。

【0054】光磁気ディスクやハードディスク等のように、同一記録領域に何度もデータを記録することのできるメディアにあっては、記録をやり直すことによる時間の浪費だけで済むが、CD-ROMのように1若しくは複数枚のスタンバを製造し、製造したスタンバによって大量の光ディスクを製造するようなメディアにあっては、時間の浪費といった問題点の他に、再度、スタンバを製造しなければならないといった問題がある。また、記録すべき全画像データの内、一部のデータが記録されていないガラス原盤が用いられて製造されたスタンバにより、大量に生産されたCD-ROMが、一旦市場に出回った場合には、市場に出回っているCD-ROMを回収しなければならないといった事態が生じる危険性もある。

【0055】そこで、従来では、予め、記録すべき全画像データのデータ量と、メディアの容量とに基いて、記録すべき全画像データが、洩れなくメディアに記録することのできる単一の量子化ステップサイズを求めておき、画像データをメディアに記録する際に、上記量子化ステップサイズデータを、量子化回路に供給するようにしていた。つまり、図20に示した映像エンコーダの量子化回路431における量子化ステップサイズを、予め求めておいた量子化ステップサイズとすれば良い。このようにすれば、記録すべき画像データを、洩れなく、確実に、メディアに記録することができる。

【0056】ところで、動画像データのフレーム毎の変化の度合いは、常に一定ではない。動画像中の移動体の移動パターンは、単なる平行移動にとどまらず、例えば移動体の移動速度、移動方向、単位時間あたりの移動方向の変化、移動体の形状の変化等のように、複雑な移動パターンがある。よって、移動体の移動パターンが単なる平行移動ではない場合、図20に示した動き検出回路21で動き検出を行い、その結果得られた動きベクトルデータを用いて、符号化しようとする、現フレームのフレーム画像データ内のマクロブロックデータに最も近いマクロブロックデータを、前若しくは後フレームのフレーム画像データから抽出したところで、抽出された前若しくは後フレームのマクロブロック内の画素データのレ

ベル配列パターンと、現フレームのマクロブロック内の画素データのレベル配列パターンとの差は、大差がない。

【0057】従って、前及び後フレームのマクロブロックデータの平均値データを、現フレームのマクロブロックデータから減じたとしても、その結果得られる差分データのデータ量は、現フレームのマクロブロックデータのデータ量と大差がない。つまり、動画像データをフレーム単位で見た場合、画像間の変化の度合いは常に一定ではないので、マクロブロック毎、従ってフレーム毎、従ってGOP毎に発生するデータ量も一定ではない。

【0058】よって、マクロブロック毎、従ってフレーム毎、従ってGOP毎に発生するデータ量が一定でない動画像データが、常に一定の量子化ステップサイズで量子化されてしまう。つまり、図20に示した加算回路427からの差分データのデータ量が多い場合には、DCT回路430で得られる係数データの種類が多くなるのにもかかわらず、この多くの種類の係数データが量子化回路431において、結果的に単一の量子化ステップサイズで粗く量子化される。また、図20に示した加算回路427からの差分データのデータ量が少ない場合には、DCT回路430で得られる係数データの種類の数は少なくなるのにもかかわらず、この少ない種類の係数データが結果的に単一の量子化ステップサイズで細かく量子化される。

【0059】例えば、差分データのデータ量が多い場合における係数データの種類の“20”種類、差分データのデータ量が少ない場合における係数データの種類の“4”種類、量子化ステップサイズが“4”であるものとして考える。この場合、差分データのデータ量が多い場合においては、係数データの種類の“20”種類もあるのにもかかわらず、“4”段階の量子化ステップサイズで量子化されることになる。一方、差分データのデータ量が少ない場合においては、係数データの種類の“4”種類しかないのにもかかわらず、“4”段階の量子化ステップサイズで量子化される。従って、情報量が多いときに粗く量子化され、少ないときに細かく量子化されるといったように、情報量に応じた最適な量子化を行うことができなくなり、よって、特に、情報量の多い画像の復元画像の画質を劣化させてしまう。

【0060】そこで、差分データのデータ量に基いた適切な量子化が行え、且つ、記録すべき画像データを、洩れなく、確実に、メディアに記録することができる記録方法やそのシステム等が要望されている。

【0061】本発明はこのような点を考慮してなされたもので、復元画像の画質を劣化させずに、記録すべき画像データを、洩れなく、確実に、メディアに記録することのできる画像情報符号化方法及びその装置、並びに画像情報記録方法及びそのシステムを提案しようとするものである。

【0062】

【課題を解決するための手段】本発明は、信号源と、上記信号源からの画像情報の動きを検出し、動きベクトル情報を得る動き検出手段と、上記動き検出手段の取得した動きベクトル情報を記憶する記憶手段と、上記動き検出手段の取得した動きベクトル情報若しくは上記記憶手段に記憶されている動きベクトル情報に基いて、信号源からの画像情報を符号化する符号化手段と、上記符号化手段からの符号化情報を記録する記録手段と、上記各手段を制御する制御手段とを有し、上記制御手段は、上記信号源からの画像情報を、上記記録手段の記録媒体に記録する記録処理に先だって、動き検出手段により取得された動きベクトル情報を、上記記憶手段に記憶すると共に、上記符号化手段からの符号化情報の情報量を符号化単位で求め、該情報量と、上記記録手段の記録媒体の記録可能情報量とに基いて、記録時における上記符号化手段での圧縮率を示す圧縮率情報を、記録すべき全画像情報について、符号化単位毎に求め、上記信号源からの画像情報を、上記記録手段の記録媒体に記録する記録処理の際には、上記記憶手段に記憶されている動きベクトル情報を読み出し、該読み出した動きベクトル情報及び上記圧縮率情報を、上記符号化手段に供給するものである。

【0063】

【作用】上述せる本発明によれば、信号源からの画像情報を、記録手段の記録媒体に記録する記録処理に先だって、動き検出手段により取得された動きベクトル情報を、記憶手段に記憶すると共に、符号化手段からの符号化情報の符号化単位の情報量を求め、該情報量と、上記記録手段の記録媒体の記録可能情報量とに基いて、記録時における上記符号化手段での圧縮率を示す圧縮率情報を、記録すべき全画像情報について、符号化単位で求め、上記信号源からの画像情報を、上記記録手段の記録媒体に記録する記録処理の際には、上記記憶手段に記憶されている動きベクトル情報を読み出し、該読み出した動きベクトル情報及び上記圧縮率情報を、上記符号化手段に供給する。これによって、記録処理に先だって行われる処理においては、動きベクトル情報と、信号源からの画像情報を洩れなく記録媒体に記録することのできる全画像情報の符号化単位での圧縮率情報が得られ、記録処理においては、上記動きベクトル情報及び上記圧縮率情報が用いられて符号化され、記録される。

【0064】

【実施例】以下、図1～図19を順次参照して本発明画像情報符号化方法及びその装置並びに画像情報記録方法及びそのシステムの一実施例について詳細に説明する。

【0065】本発明画像情報符号化方法及びその装置並びに画像情報記録方法及びそのシステムの一実施例の説明は、次に示す項目説明を各項目の先頭に記載し、各項目について次に示す順序で説明する。

【0066】*一実施例の概要説明

A. 着目点の説明(図1及び図2参照)

B. 第1実施例の概要説明(図3参照)

*第1実施例

C. デジタルビデオデータ記録システムの構成及びその動作説明(図4参照)

D. 図4に示したテーブルエリア内のテーブルデータの説明(図5参照)

E. 図4に示した表示部の表示例の説明(図6参照)

F. 図4に示したデジタルビデオデータ記録システム 10のメインルーチンによる制御動作の説明(図7参照)

G. 図7に示した素材データ入力ルーチンによる制御動作の説明(図8参照)

H. 図7に示した記録ルーチンによる制御動作の説明(図9及び図10参照)

I. 図4に示した映像エンコーダの内部構成例及びその動作説明(図11参照)

J. 図11に示した動き検出回路の内部構成例及びその動作説明(図12参照)

K. 図11に示した映像エンコーダによる符号化時の予測方向及び復号化時の予測方向の説明(図13参照) 20

*第2実施例

L. 第2実施例の概要説明(図14参照)

M. 図4に示した映像エンコーダの他の内部構成例及びその動作説明(図15参照)

*第3実施例

N. 図4に示したデジタルビデオデータ記録システムの他の構成例の説明(図16参照)

O. 図16に示したデジタルビデオデータ記録システムで用いられるテーブルデータの一例の説明(図17参照) 30

P. 図16に示したデジタルビデオデータ記録システムの動作の説明(図18及び図19参照)

【0067】[一実施例の概要説明]

【0068】A. 着目点の説明(図1及び図2参照)

【0069】図1及び図2は着目点を説明するための説明図であり、図1Aは、前提を説明するための説明図、図1B及びCは、物体の移動を説明するための説明図、図2Aは、固定レート符号化を説明するための説明図、図2Bは、可変レート符号化を説明するための説明図、図2Cは、固定レート符号化と可変レート符号化の違い 40を説明するための説明図である。

【0070】図1Aに示すように、ソース画像記録媒体として、例えば磁気テープを用い、蓄積メディアとして、例えば光ディスクを用い、磁気テープ上に記録されているソース画像データを、光ディスクに記録することを一つの前提とする。この場合、磁気テープ上に収録時間Tだけ記録されたソース画像データを、洩れなく容量Sの光ディスクに記録する必要がある。ここで、「光ディスクに記録」とは、光ディスクが、CD-ROM等のように、スタンバによって製造されるものならば、厳密 50

には、「光ディスクを製造するためのスタンバを制作するためのガラス原盤に記録」となる。

【0071】図1B及びC、図1D及びEは、夫々、走っているひよこを、ビデオカメラを固定した状態で撮影して得られる、一連のフレーム画像データから抽出された、 $n-1$ 番目及び n 番目のフレームのフレーム画像データを夫々示している。図1Bには、 n 番目のフレームの現フレーム画像データ $V(n)$ を、図1Cには、図1Bに示すフレーム画像データ $V(n)$ よりも、時間軸上において1フレーム前となる $n-1$ 番目の前フレーム画像データ $V(n-1)$ を示している。また、図1Dには、 n 番目のフレームの現フレーム画像データ $V(n)$ を、図1Eには、図1Dに示すフレーム画像データ $V(n)$ よりも、時間軸上において1フレーム前となる $n-1$ 番目の前フレーム画像データ $V(n-1)$ を示している。

【0072】説明の便宜上、既に説明したマクロブロックの1つの大きさが、丁度、図1B～図1Eに夫々示すひよこ $P_i(n-1)$ 及び $P_i(n)$ を夫々囲むことのできる大きさであるものとする。

【0073】図1Bに示す前フレーム画像データ $V(n-1)$ 内の移動体であるところのひよこ $P_i(n-1)$ の、画像内における位置は、1フレーム後の現フレーム画像データ $V(f)$ の画像内においては、図1Cに示すように、右端となっている。これは、ひよこが、1フレームの間に、ビデオカメラで捉えることのできる範囲内で、走って移動したからである。

【0074】これをマクロブロック単位で説明すると、 $n-1$ 番目のフレームの前フレーム画像データ $V(n-1)$ 内において、画像の左端から、距離 $m1$ の位置にあるマクロブロックデータ $B(n-1)$ は、1フレーム後の n 番目のフレームの現フレーム画像データ $V(n)$ 内においては、画像の左端から、距離 $m2$ の位置にあるマクロブロックデータ $B(n)$ とその内容が同一であるということになる。

【0075】上述した、動き検出においては、現フレームのマクロブロックデータ $B(n)$ と、前フレーム画像データ $V(n-1)$ に設定されるサーチエリア内の、全マクロブロックデータとの一致が検出され、最も一致する前フレームのマクロブロックデータに基いて動きベクトルデータが得られる。そして、動き補償においては、上記動きベクトルデータが示すマクロブロックデータ $B(n-1)$ が、前フレームのフレーム画像データ $V(n-1)$ から抽出される。そして、現フレームのマクロブロックデータ $B(n)$ から、上記抽出された前フレームのマクロブロックデータ $B(f-1)$ が減じられる。

【0076】従って、この図1B及びCに示すように、ひよこが完全な平行移動を行った場合においては、前フレームのマクロブロックデータ $B(n-1)$ 内のレベル配列パターンと、現フレームのマクロブロックデータ B

(n) 内のレベル配列パターンは同一となり、よって、上記減算によって得られる差分値は“0”となる。従って、物体が平行移動する場合においては、差分データのデータ量は最も少なくなる。

【0077】しかしながら、図1D及びEに示すように、前フレームのフレーム画像データV(n-1)中のひよこP_i(n-1)と、現フレームのフレーム画像データV(n)中のひよこP_i(n)の向きが異なり、しかも、ひよこがこれら2つのフレーム間に等しい時間内において完全な平行移動を行わなかった場合においては、前フレームのマクロブロックデータB(n-1)内のレベル配列パターンと、現フレームのマクロブロックデータB(n)内のレベル配列パターンは殆ど類似性がなくなり、よって、上記減算によって得られる差分値は大きな値となる。従って、物体が複雑な動きを行った場合においては、差分データのデータ量は多くなる。

【0078】以下、差分データのデータ量が少ない画像データを、「符号化効率の良い画像」と称し、差分データのデータ量が多い画像データを、「符号化効率の悪い画像」と称することとする。

【0079】以上説明したように、画像には、符号化効率の良い画像と符号化効率の悪い画像がある。一方、符号化のタイプとしては、上述した、固定レート符号化の他に、符号化する画像データの複雑さに応じて量子化ステップサイズを変更する、可変レート符号化がある。以下、図2A～図2Cを順次参照して、固定レート符号化、可変レート符号化、固定レート符号化と可変レート符号化との違いについて説明する。

【0080】図2Aは、固定レート符号化を説明するための説明図であり、この図2Aにおいて、縦軸はデータ発生量(d)、横軸は秒(t)、Sは図1Aに示した蓄積メディアの容量、Tはソース画像のソース画像記録媒体への収録時間である。また、tsは、任意のシーン(例えばGOP)の時間幅を示している。

【0081】固定レート符号化の場合においては、量子化回路における量子化ステップサイズが一定とされるので、符号化する画像データが、符号化効率の良い画像であっても、符号化効率の悪い画像であっても、符号化後に発生するデータ量は、図2Aに示すように、常に一定したデータ量x(i)となる。

【0082】図2Bは、可変レート符号化を説明するための説明図であり、この図2Bにおいて、縦軸はデータ発生量(d)、横軸は秒(t)、Tはソース画像のソース画像記録媒体への収録時間である。また、tsは、任意のシーン(例えばGOP)毎の時間幅を示し、d(i-2)、d(i-1)、・・・、d(i+3)は、夫々シーン毎のデータ発生量を示し、括弧内の値が大きくなる程、そのシーンがより時間的に後のシーンであることを意味している。

【0083】可変レート符号化の場合においては、量子

化ステップサイズが、符号化する画像データの複雑さに応じて適宜変更されるので、符号化される画像データが、符号化効率の良い画像の場合には、量子化回路における量子化ステップサイズが小さくされ、符号化効率の悪い画像の場合には、量子化回路における量子化ステップサイズが大きくなる。よって、図2Bに示すように、符号化後のデータ量は、シーン毎に異なる。

【0084】図2Cは、固定レート符号化と可変レート符号化を比較するための説明図であり、縦軸はビットレート、横軸は時間(t)であり、直線は、固定レート符号化による符号化後の結果を示し、折れ線は、可変レート符号化による符号化後の結果を示している。また、図2Cにおいて、S_aは、符号化効率の良い画像を示し、S_bは、符号化効率の悪い画像を示している。

【0085】この図2Cに示すように、符号化効率の良い画像S_aが、可変レート符号化が用いられて符号化された場合は、ドットが付されている領域の分だけ、固定レート符号化が用いられて符号化された場合よりもビットレートが低くなる。逆に、符号化効率の良い画像S_aが、固定レート符号化が用いられて符号化された場合には、無駄な情報が発生してしまう。言い換えれば、元々データ量の少ない差分データに対してわざわざ大きな量子化ステップサイズで量子化することによって、量子化後のビットレートを高くさせてしまう。

【0086】一方、符号化効率の悪い画像S_bが、可変レート符号化が用いられて符号化された場合は、斜線が付されている領域の分だけ、固定レート符号化が用いられて符号化された場合よりもビットレートが高くなる。逆に、符号化効率の悪い画像S_bが、固定レート符号化が用いられて符号化された場合には、情報が欠落してしまう。言い換えれば、元々データ量の多い差分データに対してわざわざ小さな量子化ステップサイズで量子化することによって、量子化後のビットレートを低くさせてしまう。

【0087】以上の点から、画像データを符号化する場合において、復元後の画像の画質を良好とするためには、可変レート符号化を用いることが必要であることが分かる。しかしながら、図1Aに示したように、ソース画像記録媒体に収録されているT時間分のソース画像データを、容量Sの蓄積メディアに洩れなく記録するためには、固定レート符号化と、可変レート符号化とで夫々異なる前処理が必要となる。

【0088】固定レート符号化を用いて記録処理を行う場合においては、ソース画像の収録時間Tと、蓄積メディアの容量Sとに基づいて、ソース画像記録媒体に収録されているT時間分のソース画像データを、容量Sの蓄積メディアに洩れなく記録することのできる量子化ステップサイズを求めておき、記録の際に、当該量子化ステップサイズを示すデータを、量子化回路に与えれば良い。つまり、固定レート符号化の場合においては、記録時に

23

用いる量子化ステップサイズを求めるために、計算により、量子化ステップサイズを求めておけば良いのである。

【0089】一方、可変レート符号化を用いて符号化処理を行う場合においては、量子化回路において用いられる量子化ステップサイズが、差分データのデータ量に応じて随時変更されるので、実際にソース画像データを蓄積メディアに記録する前に、ソース画像データに対して符号化処理を施し、この処理によって発生する符号化後のデータの各シーン毎のデータ量を検出しておき、蓄積メディアの容量を、各シーン毎のデータ量に応じて割り振り、且つ、各シーンの合計のデータ量が、蓄積メディアの容量以下に収まるようにする必要がある。これは、量子化ステップサイズの大小を、各シーン毎のデータ量に応じて可変させ、しかも、可変長符号化処理後の全データ量が、蓄積メディアの容量を越えないようにすることで実現できる。

【0090】以上の説明から明かなように、固定レート符号化を採用した場合においては、可変レート符号化によって符号化された画像データを復号化した画像の画質と比較して劣るものの、前処理は単純な計算だけで済むので、この点で有利である。一方、可変レート符号化を採用した場合においては、固定レート符号化によって符号化された画像データを復号化した画像の画質と比較して、その画質が格段に良好とできるが、前処理として、符号化処理を行い、記録すべき全画像データの符号化後のデータ量を検出しなければならないので、この点で、固定レート符号化を採用した場合よりも不利である。

【0091】しかしながら、画質を向上させることは必須要件であるから、可変レート符号化を採用し、且つ、できるだけ処理を簡単にすれば、全体として、固定レート符号化よりも有利であることはまちがいない。本願発明は、この点に着目してなされた。

【0092】B. 第1実施例の概要説明（図3参照）

【0093】図3は、第1実施例の概要を説明するための構成図である。

【0094】〔接続及び構成〕この図に示す画像情報記録装置は、記録すべき画像情報を出力するための信号源1と、信号源1からの画像情報を記憶するための第1記憶手段2、信号源1からの画像情報と、第1記憶手段2からの画像情報とに基いて動き検出を行う動き検出手段3と、信号源1及び動き検出手段3間、第1記憶手段2及び動き検出手段3間、動き検出手段3及び動き補償手段15間の電氣的接続、断を行う切り換え手段4、6及び5と、動き検出手段3からの動きベクトルデータを記憶する外部記憶手段8と、信号源1からの画像情報を遅延する遅延手段9と、遅延手段9からの画像情報から、動き補償手段15からの動き補償後の画像情報を減算する加算手段10と、加算手段10からの加算出力を符号化する符号化手段11と、符号化手段11からの符号化

24

出力を復号化する復号化手段12と、復号化手段からの復号化出力と、動き補償手段15により動き補償され、遅延手段16により遅延された画像情報とを加算する加算手段13と、加算手段13からの加算出力を記憶する第2記憶手段14と、外部記憶手段8からの動きベクトルデータが示す画像情報を、第2記憶手段14に記憶されている画像情報中から抽出する動き補償手段15と、動き補償手段15からの画像情報を遅延する遅延手段16と、上記各手段を制御すると共に、符号化手段11における圧縮率を画像の複雑さに応じて求める制御手段7と、符号化手段11からの符号化出力を記録する記録手段17とで構成される。

【0095】ここで、上記画像情報記録装置は、信号源1からの画像情報を記録手段17により記録媒体に記録する前に、動き検出手段3により求められた動きベクトルデータを、外部記憶手段8に記憶すると共に、1若しくは複数画像毎の圧縮率を求める前処理を行う。そして、信号源1からの画像情報を、記録手段17により記録媒体に記録する際に、上記外部記憶手段8に記憶されている動きベクトルデータを使用する。

【0096】つまり、この図3に示す画像情報記録装置は、まず、前処理を行う。そして、前処理においては、動き検出手段3により、動きベクトルデータが求められ、求められた動きベクトルデータが、外部記憶手段8に記憶される。また、上記制御手段17により、1若しくは複数の画像毎の圧縮率が求められる。続いて、画像情報記録装置は、記録処理を行う。そして、記録処理においては、外部記憶手段8から読み出された動きベクトルデータが示す画像情報が、動き補償手段15により第2記憶手段14から読み出され、読み出された画像情報が、加算回路10において、遅延手段9からの画像情報から減じられ、この減算結果としての差分データが、符号化手段11において、前処理により求められた圧縮率で符号化され、この符号化手段11の符号化出力が、記録手段11により記録媒体に記録される。

【0097】要するに、この図3に示す画像情報記録装置においては、上記可変レート符号化を採用した場合に、少なくとも前処理において動きベクトルデータを求め、この動きベクトルデータを外部記憶手段8に記憶しておき、信号源1からの画像情報を、記録手段17により記録媒体に記録する際、上記外部記憶手段8に記憶しておいた動きベクトルデータを用いると共に、前処理において求めておいた圧縮率情報を用いることにより、動き検出手段3による動き検出処理を行わなくても済ませると共に、記録すべき画像情報を、記録媒体に洩れなく記録できるようにしているのである。

【0098】〔前処理における動作〕次に前処理における動作について説明する。スイッチ4、5及び6は、制御手段7からのスイッチング制御信号により、夫々オンとなる。動き検出手段3及び信号源1間、動き検出手段

3及び第1記憶手段2間、並びに動き検出手段3及び外部記憶手段8間は、スイッチ4、5及び6が夫々オンとなることにより、夫々電氣的に接続される。

【0099】信号源1は、制御手段7の制御により、画像情報の出力を開始する。信号源1から出力された画像情報は、第1記憶手段2に供給され、この第1記憶手段2に記憶される。続いて、信号源1から出力された画像情報は、図中、破線の矢印Px1で示すように、動き検出手段3に供給される。同時に、第1記憶手段2に保持されている画像情報は、制御手段7の制御により、図中、破線の矢印Px2で示すように、第1記憶手段2から読み出される。動き検出手段3は、信号源1からの画像情報及び第1記憶手段2から読み出された画像情報を用いて、動き検出処理を行い、この動き検出処理の結果に基づいて、動きベクトルデータを得る。動き検出手段3において生成された動きベクトルデータは、図中、破線の矢印Px3で示すように、外部記憶手段8に供給される。外部記憶手段8は、制御手段7から供給される制御信号により、動き検出手段3から供給される動きベクトルデータを、記憶する。一方、制御手段17は、1若しくは複数の画像毎の圧縮率を求める。以上の処理は、記録すべき全画像データに対して行われる。

【0100】〔記録処理における動作〕次に記録処理における動作について説明する。スイッチ4、5及び6は、制御手段7からのスイッチング制御信号により、夫々オフとなる。動き検出手段3及び信号源1間、動き検出手段3及び第1記憶手段2間並びに動き検出手段3及び外部記憶手段8間は、スイッチ4、5及び6が夫々オフとなることにより、夫々電氣的に切断される。

【0101】信号源1は、制御手段7の制御により、画像情報の出力を開始する。信号源1から出力された画像情報は、図中、破線の矢印Py1で示すように、遅延手段9に供給され、この遅延手段9において、動き補償手段15における動き補償処理時間分だけ遅延された後に、加算手段10に供給される。最初に加算手段10に供給される画像情報は、動き補償手段15から画像情報が供給されないで、結果的に、そのまま出力される。加算手段10から出力された画像情報は、図中、破線の矢印Py2で示すように、符号化手段11に供給され、この符号化手段11により符号化される。符号化手段11により符号化された画像情報は、図中、破線の矢印Py3で示すように、復号化手段12に供給され、この復号化手段12により元の画像情報に復号化される。この復号化後の画像情報は、加算手段13に供給される。

【0102】最初に加算手段13に供給される画像情報は、動き補償手段15から遅延手段16を介して画像情報が供給されないで、結果的に、そのまま出力される。加算手段13から出力された画像情報は、第2記憶手段14に供給され、制御手段7からの制御信号により、この第2記憶手段14に記憶される。

【0103】続いて、信号源1から出力された画像情報は、遅延手段9において上記遅延時間分だけ遅延された後に、図中、破線の矢印Py1で示すように、加算手段10に供給される。同時に、外部記憶手段8に記憶されている動きベクトルデータは、制御手段7から外部記憶手段8に対して供給される制御信号により、外部記憶手段8から読み出される。外部記憶手段8から読み出された動きベクトルデータは、図中、破線の矢印Py4で示すように、動き補償手段15に供給される。動き補償手段15は、外部記憶手段8から供給された動きベクトルデータが示す画像情報を、図中、破線の矢印Py5で示すように、第2記憶手段14から読み出す。第2記憶手段から読み出された画像情報は、図中、破線の矢印Py6で示すように、加算手段10に供給される。

【0104】よって、加算手段10においては、信号源1から遅延回路9を介して供給される画像情報から、動き補償手段15により、第2記憶手段14から読み出された画像情報が減算される。加算手段10において得られた加算結果としての差分データは、図中、破線の矢印Py2で示すように、符号化手段11に供給され、この符号化手段11により符号化される。符号化手段11において、前処理で求められた圧縮率情報により符号化された画像情報は、図中、破線の矢印Py7で示すように、記録手段17に供給され、この記録手段17により、記録媒体上に記録される。

【0105】一方、動き補償手段15によって読み出された画像情報は、図中、破線の矢印Py8で示すように、遅延手段16を介して、加算手段13に供給される。加算手段13においては、復号化手段12からの画像情報と、遅延手段16からの画像情報とが加算される。この加算手段13の出力は、図中、破線の矢印Py9で示すように、第2記憶手段14に供給され、この第2記憶手段14に記憶される。以上の処理は、記録すべき全画像データに対して行われる。

【0106】〔概要説明から導き出される効果〕以上の説明から明かなように、図3に示す画像情報記録装置においては、前処理において、動きベクトルデータを求め、この動きベクトルデータを、外部記憶手段8に記憶しておき、画像データを記録する際、動き検出手段による動き検出処理を行わずに、上記外部記憶手段8に記憶されている動きベクトルデータを用いて動き補償を行い、この動き補償を行って得られる画像情報を、これから符号化しようとする画像情報から減算するようにした。よって、符号化手段11において、可変レート符号化による符号化を採用した場合においても、記録処理を確実にし、しかも、記録時においては回路規模の大きな動き検出手段3を用いた動き検出を行わずに済むので、電力消費を大幅に抑制することができる。つまり、可変レート符号化を採用して画質向上を図りつつ、処理を簡略化し、電力消費を大幅に抑制することができると

いった絶大なる効果がある。

【0107】以下、より具体的な例について図4以下を参照して説明する。尚、図3に示した信号源1は、図4に示す再生機52に対応し、図3に示した制御手段7は、図4に示すシステムコントローラ59に対応し、図3に示した外部記憶手段8は、図4に示す外部記憶装置51に対応し、図3に示した記録手段17は、図4に示す原盤作成装置58に対応し、図3に示した残りの各手段は、図4に示す映像エンコーダ55内の各回路に対応する。

【0108】〔第1実施例〕

【0109】C. デジタルビデオデータ記録システムの構成及びその動作説明（図4参照）

【0110】図4は、デジタルビデオデータ記録システムの構成例を示す構成図である。

【0111】〔接続及び構成〕この図4に示すデジタルビデオデータ記録システムは、例えば水晶発振器を有する基準クロック発生回路50と、ハードディスクドライブ等の外部記憶装置51と、デジタルVTR等の再生機52と、再生機52からの映像データを、映像エンコーダ55における処理時間分だけ遅延させる遅延回路53と、再生機52から出力され、遅延回路53において遅延された映像データに対してエンコード処理を施す映像エンコーダ55と、再生機52からの音声データを、音声エンコーダ56における処理時間分だけ遅延させる遅延回路54と、再生機52から出力され、遅延回路54において遅延された音声データに対してエンコード処理を施す音声エンコーダ56と、映像エンコーダ55からのエンコード処理済みの映像データ及び音声エンコーダ56からのエンコード処理済みの音声データを、原盤作成装置58に伝送するためのインターフェース回路57と、上記各回路、各機器を制御するシステムコントローラ59と、このシステムコントローラ59に対して指示を与えるための操作部60とで構成される。

【0112】ここで、原盤作成装置58としては、次のいくつかのシステムで構成される。まず、最終的に製造されるディスクが、CD-ROM等のようなリードオンリディスクの場合においては、少なくとも2つのシステムが採用可能である。

【0113】第1のシステムは、記録面が片面若しくは両面において2層となっているディスクを製造するシステムであり、この第1のシステムでは、記録データに応じて出射される半導体レーザーを用いて、ガラス原盤上に形成されたレジスト層を感光させる装置、感光済みのガラス原盤を現像する装置、ガラス原盤上にポリカーボネート等の樹脂を流し込む装置、ガラス原盤から剥された硬化後のポリカーボネート基板に無電解メッキ処理を施す装置、無電解メッキ処理により形成されたメッキ層上に、ニッケル等の金属メッキ処理を施す装置、ポリカーボネートが剥されることによってできあがったスタン

バを用いて溶融状態のポリカーボネートに溝を形成する装置、ポリカーボネート上にメッキ処理を施す装置、メッキ処理の施されたポリカーボネートのメッキ層上、若しくはこのメッキ層と反対の面上にポリカーボネートを流し込む装置、このポリカーボネート上に更に、上述と同様の処理により作成された他の映像データの記録されているスタンバにより、溝を形成する装置、溝の形成されたポリカーボネート上にメッキ処理を施す装置、このメッキ層上にポリカーボネート等の樹脂を流し込み、保護膜を形成する装置等で構成される。

【0114】第2のシステムは、記録面が片面若しくは両面において2層となっているディスクを製造するシステムであり、この第2のシステムでは、ポリカーボネート等の樹脂盤上にレジスト層を形成する装置、形成されたレジスト層を記録データに応じて出射される半導体レーザーを用いて感光させる装置、感光済みの樹脂盤を現像する装置、現像済みの樹脂盤上にメッキ処理を施す装置、メッキ処理により形成されたメッキ層上に、ポリカーボネート等の樹脂を流し込む装置、ポリカーボネート等の樹脂盤上、若しくは、この面と反対の面上にレジスト層を形成する装置、形成されたレジスト層を記録データに応じて出射される半導体レーザーを用いて感光させる装置、感光済みの樹脂盤を現像する装置、現像済みの樹脂盤上にメッキ処理を施す装置、メッキ処理により形成されたメッキ層上に、ポリカーボネート等の樹脂を流し込む装置、このメッキ層上にポリカーボネート等の樹脂を流し込み、保護膜を形成する装置等で構成される。

【0115】また、光磁気ディスクや、相変化メディアとしての光ディスクの場合においては、上記原盤作成装置58は、記録面が、片面に1層のみ設けられているディスク、記録面が、両面に1層ずつ設けられているディスク、記録面が片面に2層設けられているディスク、記録面が両面に2層ずつ設けられているディスクに対して記録、再生が可能なドライブとなる。

【0116】尚、記録面が2層あるディスクに対し、記録再生を行えるようにするためには、2つの記録面の透過率を異ならせる、2つの記録面から夫々反射される反射光の内、ジャストフォーカス状態で反射されてくる反射光を検出する、出射するレーザービームの焦点を1層目と2層目とで可変する、出射するレーザービームの波長を、波長板を用いて可変する、1層目と2層目の論理を逆にする等の方法を最適に組み合わせる必要がある。

【0117】また、上記操作部60は、システムコントローラ59に対して、各種命令を与えるためのキー群の他、LCD (Liquid Crystal Display) 60aを有する。

【0118】次に、上記システムコントローラ59の内部構成について説明する。この図4に示すシステムコントローラ59は、CPU62にアドレス、データ及びコントロールバスからなるバス62が接続され、このバス

29

30

62に、プログラムデータやパラメータデータ等が記憶されたROM63、ワークエリア64a及びテーブルエリア64bを有するRAM64が接続され、上記各回路、各機器との情報のやり取りを行うための入出力ポート65が接続されて構成される。

【0119】また、この図4に示すデジタルビデオデータ記録システムに対し、電源が投入されると、CPU63は、図中、大きな破線内に示す多くの機能を有する。

【0120】操作部制御手段66は、操作部60の図示しない操作キーが押圧された場合に、その押圧された操作キーが示す操作情報を解析する機能と、LCD60aの表示面上に、後述するメニュー画像等を表示する機能、並びに、LCD60aの表示面上に表示すべき情報を、キャラクタデータに変換する機能を有する。

【0121】タイミング制御手段67は、基準クロック発生回路50からの基準クロック信号に基いて、上記外部記憶装置51、再生機52、遅延回路53及び54、映像エンコーダ55、音声エンコーダ56、インターフェース回路57及び原盤作成装置58に対し、各種タイ

20

ミングを与える機能を有する。

【0122】内部メモリ制御手段68は、ROM63に対し、読み出し制御信号を供給し、ROM63に記憶されているデータを読み出す機能と、RAM64に対し、読み出し/書き込み制御信号を供給し、RAM64に対するデータの書き込み及びRAM64に記憶されているデータの読み出しを行う機能を有する。

【0123】再生機制御手段69は、制御信号を、入出力ポート65を介して、再生機52に供給することにより、再生機52の動作を制御する機能を有する。

30

【0124】GOPビット量検出手段70は、映像エンコーダ55から、入出力ポート65を介して供給されるエンコード後のGOP毎のビット量を検出する機能を有する。

【0125】テーブル制御手段11は、RAM64のテーブルエリア64bに保持されるテーブルに対する、例えば上記GOPビット量検出手段70が検出したGOP毎のビット量データ等の登録、テーブルに登録されているデータの読み出しの制御を行う機能を有する。

【0126】GOP比算出手段72は、上記テーブルに登録されているGOP毎のビット量データに基いて、比を算出する機能を有する。

40

【0127】量子化制御手段73は、記録媒体の記録可能容量を、GOP比算出手段72の算出したGOP比に基いて、GOPに対して割り当てるための量子化ステップサイズデータを、GOP毎に求め、GOP毎に求めた量子化ステップサイズデータを、映像エンコーダ55に供給する機能を有する。

【0128】エンコーダ制御手段74は、映像エンコーダ55及び音声エンコーダ56におけるエンコード動作

50

等を制御する機能を有する。

【0129】外部記憶装置制御手段75は、制御信号を、入出力ポート65を介して、外部記憶装置51に供給することにより、外部記憶装置51を制御する機能を有する。

【0130】尚、以上説明した機能よりもより細かい機能については、フローチャートを用いた後の動作説明においてより詳しく説明する。

【0131】〔動作〕次に図4に示すデジタルビデオデータ記録システムの動作について説明する。

【0132】最初の動作は、記録すべき全映像データの全ての動きベクトルデータと、量子化ステップサイズデータを求めるためだけの動作であり、この場合には、既に概要の欄で説明したように、記録は行われない。

【0133】再生機52は、システムコントローラ59の制御により、再生動作を開始する。再生機52からの再生映像データは、遅延回路53を介して映像エンコーダ55に供給され、この映像エンコーダ55において動き検出処理及び符号化処理が施される。一方、再生機52からの再生音声データは、遅延回路54を介して音声エンコーダ56に供給され、この音声エンコーダ56において符号化処理が施される。

【0134】映像エンコーダ55において動き検出処理が開始されると、映像エンコーダ55において順次動きベクトルデータが得られる。映像エンコーダ55において得られた動きベクトルデータは、システムコントローラ59に供給され、このシステムコントローラ59により、再び、入出力ポート65を介して外部記憶装置51に供給され、外部記憶装置51に記憶される。一方、映像エンコーダ55においては、符号化処理も行われている。よって、映像エンコーダ55において符号化処理された映像データは、システムコントローラ59に供給され、符号化後のビット量がGOP毎に検出され、このGOP毎の検出ビット量に基いて、GOPの比が求められ、更に、このGOPの比に基いて量子化ステップサイズデータが求められる。以上の処理は、記録すべき全映像データに対する処理が終了するまで行われる。

【0135】次に、記録が開始される。再生機52は、システムコントローラ59の制御により、再生動作を開始する。再生機52からの再生映像データは、遅延回路53を介して映像エンコーダ55に供給され、この映像エンコーダ55において符号化処理が施される。一方、再生機52からの再生音声データは、遅延回路54を介して音声エンコーダ56に供給され、この音声エンコーダ56において符号化処理が施される。

【0136】映像エンコーダ55において符号化処理が開始されると、システムコントローラ59の制御により、外部記憶装置51から、動きベクトルデータが読み出される。外部記憶装置51から読み出された動きベクトルデータは、システムコントローラ59により、映像

エンコーダ 55 に供給される。また、システムコントローラ 59 は、量子化ステップサイズデータを、映像エンコーダ 55 に供給する。映像エンコーダ 55 は、上記動きベクトルデータに基いて動き補償を行い、更に、上記量子化ステップサイズデータに基いて、データに対し量子化処理を施す。

【0137】そして、映像エンコーダ 55 においては、符号化した映像データと、音声エンコーダ 56 からの音声データとが混合される。映像エンコーダ 55 からの出力は、インターフェース回路 57 を介して原盤作成装置 58 に供給され、原盤作成装置の原盤にレーザービーム等により記録される。以上の処理は、記録すべき全映像データに対する処理が終了するまで行われる。

【0138】D. 図 4 に示したテーブルエリア内のテーブルデータの説明 (図 5 参照)

【0139】図 5 は、図 4 に示した RAM 64 のテーブルエリア 64b に保持されているテーブルデータの一例を示す説明図である。

【0140】図 5A は、タイムコードテーブルの一例を示す説明図である。このタイムコードテーブルは、再生機 52 にセットされる記録媒体に記録されている素材を示す素材 ID データ、この素材の、上記記録媒体上における先頭位置に記録されている開始タイムコードデータ、この素材の、上記記録媒体上における最後尾位置に記録されている終了タイムコードデータとからなる。尚、開始タイムコードデータ及び終了タイムコードデータの欄に夫々示す、“hh:mm:ss:ff” は、時 (hh)、分 (mm)、秒 (s) 及びフレーム (ff) を意味する。このタイムコードテーブルは、図 4 に示した再生機制御手段 69 によって参照される。

【0141】図 5B は、GOP テーブルの一例を示す説明図である。この GOP テーブルは、再生機 52 にセットされる記録媒体に記録されている素材を示す素材 ID データ、GOP の順番であるところの GOP 番号データ、GOP の全ビット数を示すビット数データ、GOP 比データ、割当ビット数データ、量子化ステップサイズデータ QST とからなる。

【0142】ここで、上記ビット数データは、図 4 に示した GOP ビット量検出手段 70 が、GOP 毎に検出したビット数である。上記 GOP 比データは、上記ビット数データを記録媒体の全記憶容量で割った値である。上記割当ビット数データは、図 4 に示した量子化制御手段 73 が、上記 GOP 比と、記録媒体の全記憶容量とに基いて、当該 GOP に対して割り当てるビット数である。また、上記量子化ステップサイズデータ QST は、図 4 に示した量子化制御手段 73 により求められるデータであり、GOP の画像データに対し、出力符号化処理が施された後に得られる符号化後のデータのビット数が、上記割当ビット数データとすることのできる、量子化ステップサイズを示すデータである。

【0143】例として、図 4 に示した原盤作成装置 58 で用いられる記録媒体の全記録容量が、800 億ビット、1つの素材が 2 個の GOP からなり、GOP 番号“01”の GOP のビット数が 2400 億、GOP 番号“02”の GOP のビット数が 800 億の場合を想定して説明する。

【0144】この条件の場合、GOP 番号“01”の GOP の符号化後のビット数と、GOP 番号“02”の GOP の符号化後のビット数の合計ビット数は、3200 億ビットとなる。従って、記録媒体の全記録容量が 800 億ビットしかないので、12400 億ビット分のデータを記録媒体に記録することができない。このときの GOP 番号“01”の GOP 比データは、2400 億/800 億、即ち、3:1 となり、GOP 番号“02”の GOP 比データは、800 億/800 億、即ち、1:1 となる。よって、記録媒体の全記録容量であるところの、800 億ビットを、GOP 番号“01”の GOP 及び GOP 番号“02”の GOP に割り当てられるビット数の比が、3:1 となるようにすれば良い。よって、GOP 番号“01”の GOP には、記録媒体の全記録容量であるところの 800 億ビットの内、600 億ビットが割り当てられ、GOP 番号“02”の GOP には、記録媒体の全記録容量であるところの 200 億ビットが割り当てられる。

【0145】従って、GOP 番号“01”の GOP の量子化ステップサイズデータ QST は、当該 GOP の画像データの、出力符号化後の全ビット数が、本来 2400 億ビットだったものを、600 億ビットにすることのできる値とされる。また、GOP 番号“02”の GOP の量子化ステップサイズデータ QST は、当該 GOP の画像データの、出力符号化後の全ビット数が、本来 800 億ビットだったものを、200 億ビットにすることのできる値とされる。

【0146】図 5C は、図 4 に示した外部記憶装置 51 を、ハードディスクドライブで構成した場合に用いられる、ハードディスクテーブルの一例を示す説明図である。このハードディスクテーブルは、再生機 52 にセットされる記録媒体に記録されている素材を示す素材 ID データ、ハードディスク上のアドレスとしての、トラック/セクタ番号データ、このトラック/セクタ番号データの位置から、どのくらいの長さのデータが記録されているのかを示す、データ長データ (単位: バイト) とからなる。

【0147】図 5D は、ハードディスクに、動きベクトルデータが記録されている状態を概念的に示した説明図である。この図 5D に示すように、1つの素材の映像データについて求められた動きベクトルデータは、例えば次のようなフォーマットでハードディスク上に記録される。即ち、記録時においては、先頭が素材 ID データ、次に GOP 番号データ、次に、その GOP 番号データに

対応する画像データについて夫々求められた動きベクトルデータの順序となる。

【0148】E. 図4に示した表示部の表示例の説明(図6参照)

【0149】図6は、図4に示したLCD60aの表示面上に表示されるメニュー及び素材データ情報画像の一例を示す説明図であり、図6Aはメニュー画像、図6Bは素材データ情報画像である。

【0150】図6Aに示すように、メニュー画像において選択可能な項目は、素材データ入力と、記録である。これらの選択は、図4に示した操作部60の図示しないカーソルキーにより選択でき、選択した処理は、エンターキーの押圧により実行させることができる。素材データ入力とは、これから記録しようとする素材の、再生機52にセットされている記録媒体上における位置を入力するための処理であり、記録とは、上記素材データの入力により指定された、再生機52にセットされている記録媒体上の素材を、原盤作成装置59の記録媒体上に記録する処理である。

【0151】図6Aにおいて、「1. 素材データ入力」が選択されると、図6Bに示す、素材データ情報画像が、図4に示したLCD60aの表示面上に表示される。この図6Bに示すように、素材データ情報画像の表示項目は、素材ID、記録開始タイムコード及び記録終了タイムコードである。この画像が図4に示したLCD60aの表示面上に表示されている間に、使用者が、図4に示した操作部60を介して数値を入力すると、入力した数値が、記録開始タイムコード若しくは記録終了タイムコードとして、LCD60aの表示面上に表示される。そして、使用者が、操作部60の図示しないエンターキーを押圧すると、図4に示したシステムコントローラ59の制御の元に、自動的に、素材の記録が開始される。

【0152】F. 図4に示したデジタルビデオデータ記録システムのメインルーチンによる制御動作の説明(図7参照)

【0153】図7は、図4に示したデジタルビデオデータ記録システムの、メインルーチンによる制御動作を説明するためのフローチャートである。尚、以下の動作説明において、制御動作の主体となるのは、図4に示したCPU61が有する機能である。

【0154】ステップS1では、図4に示した操作部制御手段66の制御の元に、内部メモリ制御手段68が、ROM63に記憶されているメニュー画像データを読み出す。ROM63から読み出されたメニュー画像データは、入出力ポート65を介して操作部60に供給され、LCD60aの表示面上に、画像として表示される。そしてステップS2に移行する。

【0155】ステップS2では、図4に示した操作部制御手段66が、操作部60の図示しないエンターキー

が、使用者によって押圧されたか否かを判断し、「YES」であればステップS3に移行する。

【0156】ステップS3では、図4に示した操作部制御手段66が、図6に示したメニュー画像上において、「1」、即ち、「素材データ入力」が選択されたか否かを判断し、「YES」であればステップS50に移行し、「NO」であればステップS4に移行する。

【0157】ステップS4では、図4に示した操作部制御手段66が、図6に示したメニュー画像上において、「2」、即ち、「記録」が選択されたか否かを判断し、「YES」であればステップS100に移行し、「NO」であれば再びステップS2に移行する。

【0158】ステップS50では、素材データ入力ルーチンによる処理が行われる。そしてステップS100に移行する。

【0159】ステップS100では、記録ルーチンによる処理が行われる。そしてステップS5に移行する。

【0160】ステップS5では、図4に示したテーブル制御手段71の制御の元に、内部メモリ制御手段68が、RAM64のテーブルエリア64bに記憶されているタイムコードテーブルデータを読み出す。読み出されたタイムコードテーブルデータは、テーブル制御手段71に供給される。テーブル制御手段71は、RAM64から供給されるタイムコードテーブルデータの内容を読み取ることにより、次に処理すべき素材が有るか否かを判断し、「YES」であれば再びステップS50に移行し、「NO」であれば終了する。

【0161】G. 図7に示した素材データ入力ルーチンによる制御動作の説明(図8参照)

【0162】図8は、図7に示した素材データ入力ルーチンによる制御動作を説明するためのフローチャートである。

【0163】ステップS51では、図4に示した操作部制御手段66の制御の元に、内部メモリ制御手段68が、ROM63に記憶されている素材データ情報画像データを読み出す。ROM63から読み出された素材データ情報画像データは、入出力ポート65を介して、操作部60に供給され、この操作部60のLCD60aの表示面上に画像として表示される。そしてステップS52に移行する。

【0164】ステップS52では、図4に示した操作部制御手段66が、操作部60の図示しないエンターキーが、使用者によって押圧されたか否かを判断し、「YES」であればステップS55に移行し、「NO」であればステップS53に移行する。

【0165】ステップS53では、図4に示した操作部制御手段66が、操作部60の図示しないテンキーが、使用者によって押圧されたか否かを判断し、「YES」であればステップS54に移行し、「NO」であれば再びステップS52に移行する。

35

【0166】ステップS54では、図4に示した内部メモリ制御手段68が、RAM64に対し、読み出し／書き込み制御信号を供給する。操作部60の図示しないテンキーが、使用者によって押圧された場合には、操作部60から、押圧されたテンキーに対応する数値データが出力され、この数値データが、入出力ポート及びバス62を介してRAM64に供給される。よって、この数値データは、RAM64のワークエリア64aに記憶される。そして再びステップS52に移行する。

【0167】ステップS55では、ステップS52において、図4に示した操作部制御手段66が、操作部60の図示しないエンターキーが、使用者によって押圧されたことを認識すると、その旨を、テーブル制御手段71に通知する。これにより、テーブル制御手段71の制御の元に、内部メモリ制御手段68が、RAM64のワークエリア64aに記憶されている数値データを、タイムコードデータとして、RAM64のテーブルエリア64bに記憶されているタイムコードテーブルに登録する。そしてステップS56に移行する。

【0168】ステップS56では、操作部制御手段66の制御の元に、内部メモリ制御手段68が、RAM64のテーブルエリア64bのタイムコードテーブルに登録されているタイムコードデータを読み出す。読み出されたタイムコードデータは、入出力ポート65を介して、操作部60に供給され、操作部60のLCD60aの表示面上に表示される。つまり、素材データ情報画像のタイムコードの表示エリアに、使用者の登録したタイムコードデータが表示される。そしてこの素材データ入力ルーチンを抜け、図7に示したステップS100に移行する。

【0169】H. 図7に示した記録ルーチンによる制御動作の説明(図9及び図10参照)

【0170】ステップS101では、図4に示したエンコード制御手段74が、本線と動き検出回路を接続することを示す制御信号を、入出力ポート65を介して、映像エンコーダ55に供給する。そしてステップS102に移行する。

【0171】ステップS102では、図4に示した再生機制御手段69が、再生を示す制御信号を、入出力ポート65を介して、再生機52に供給し、再生機52に対し再生動作を行わせる。再生機52が再生動作を開始すると、再生機52によって再生されたタイムコードデータが、入出力ポート65を介して、再生機制御手段52に供給される。再生機制御手段52は、再生機52から供給されるタイムコードデータを読み取る。そしてステップS103に移行する。

【0172】ステップS103では、図4に示した再生機制御手段69が、ステップS102において読み取ったタイムコードデータと、RAM64のテーブルエリア64bのタイムコードテーブル(図5A参照)に登録さ

36

れている開始タイムコードデータと比較し、ステップS102において読み取ったタイムコードデータの値が、開始タイムコードデータよりも小さい場合には、早送り若しくは高速正方向再生を示す制御信号を、入出力ポート65を介して、再生機52に供給し、ステップS102において読み取ったタイムコードデータの値が、開始タイムコードデータよりも大きい場合には、巻き戻し若しくは高速逆方向再生を示す制御信号を、入出力ポート65を介して、再生機52に供給する。早送り及び巻き戻し再生は、LTC(Longitudinal Time Code)に対応し、高速正方向再生及び高速逆方向再生は、VITC(Vertical Interval Time Code)に対応する。

【0173】再生機制御手段69は、アクセス中においては、再生機52から順次供給されるタイムコードデータと、上記開始タイムコードデータを比較し、再生機52から順次供給されるタイムコードデータが、上記開始タイムコードデータよりも、所定時間分だけ手前のタイムコードとなったときに、一時停止を示す制御信号を、入出力ポート65を介して、再生機52に供給し、再生機52を、一時停止状態にする。ここで、「所定時間」とは、プリロール時間と、再生機制御手段69が、再生を示す制御信号を、入出力ポート65を介して、再生機52に供給してから、実際に、再生機52が再生動作を開始するまでの時間とを含む時間である。以上の処理が済むと、ステップS104に移行する。

【0174】ステップS104では、図4に示した再生機制御手段69が、再生を示す制御信号を、入出力ポート65を介して、再生機52に供給し、再生機52に再生動作を開始させる。そしてステップS105に移行する。

【0175】ステップS105では、図4に示したGOPビット量検出手段70が、映像エンコーダ55から、入出力ポート65を介して供給される符号化後の符号化データを、GOP毎にカウントする。そしてステップS106に移行する。

【0176】ステップS106では、図4に示したGOPビット量検出手段70が、映像エンコーダ55から、入出力ポート65を介して供給される符号化後の符号化データ中の、GOP先頭データの値が、ハイレベル“1”か否か、即ち、GOPの先頭か否かを判断し、「YES」であればステップS107に移行し、「NO」であれば再びステップS105に移行する。この判断ステップは、GOPビット量検出手段70が、映像エンコーダ55からの符号化データのビット量を、GOP毎に検出するためのステップである。

【0177】ステップS107では、図4に示したGOPビット量検出手段70が、検出した当該GOPのGOPビット数データGOPbを、RAM64に供給する。そして、テーブル制御手段71の制御の元に、内部メモ

37

り制御手段68が、読み出し／書き込み制御信号を、RAM64に供給する。これによって、GOPビット量検出手段70によって得られたGOPビット数データGOPbが、RAM64のテーブルエリア64bのGOPテーブル(図5B参照)に、登録される。そしてステップS108に移行する。

【0178】ステップS108では、図4に示した再生機制御手段52が、再生機52から入出力ポート65を介して供給されるタイムコードデータを読み取る。そしてステップS109に移行する。

【0179】ステップS109では、図4に示した再生機制御手段52が、再生機52から入出力ポート65を介して供給されるタイムコードデータと、RAM64のテーブルエリア64bのタイムコードテーブル(図5A参照)に登録されている終了タイムコードデータとを比較し、これらが一致するか否かを判断し、「YES」であればステップS110に移行し、「NO」であれば再びステップS105に移行する。

【0180】ステップS110では、図4に示した再生機制御手段52が、停止を示す制御信号を、入出力ポート65を介して、再生機52に供給し、再生機52の再生動作を、停止させる。そしてステップS111に移行する。

【0181】ステップS111では、図4に示したGOP比算出手段72の制御の元に、内部メモリ制御手段68が、RAM64のテーブルエリア64bのGOPテーブルから、順次GOPビット数データGOPbを読み出すと共に、ROM63に記憶されているメディアの全ビット数データを読み出す。RAM64のテーブルエリア64bのGOPテーブルから読み出されたGOPビット数データGOPb、並びにROM63から読み出されたメディアの全ビット数データは、GOP比算出手段72に夫々供給される。GOP比算出手段72は、GOPビット数データGOPbと、メディアの全ビット数データとに基づいて、GOP比を算出し、算出したGOP比データを、RAM64に供給する。一方、テーブル制御手段71の制御の元に、内部メモリ制御手段68が、読み出し／書き込み制御信号を、RAM64に供給する。これによって、GOP比データは、RAM64のテーブルエリア64bのGOPテーブルに登録される。そして図10に示すフローチャートのステップS112に移行する。

【0182】ステップS112では、図4に示した量子化制御手段73の制御の元に、内部メモリ制御手段68が、RAM64のテーブルエリア64bのGOPテーブルから、順次GOP比データを読み出すと共に、ROM63に記憶されているメディアの全ビット数データを読み出す。RAM64のテーブルエリア64bのGOPテーブルから読み出されたGOP比データ、並びにROM63から読み出されたメディアの全ビット数データは、

38

量子化制御手段73に夫々供給される。量子化制御手段73は、全GOP比データと、メディアの全ビット数データとに基づいて、各GOPに割り当てるべきビット数を算出する。そして量子化制御手段73は、算出した割当ビット数データを、RAM64に供給する。一方、テーブル制御手段71の制御の元に、内部メモリ制御手段68が、読み出し／書き込み制御信号を、RAM64に供給する。これによって、割当ビット数データは、RAM64のテーブルエリア64bのGOPテーブルに登録される。そしてステップS113に移行する。

【0183】ステップS113では、図4に示した量子化制御手段73の制御の元に、内部メモリ制御手段68が、RAM64のテーブルエリア64bのGOPテーブルから、順次GOPビット数データGOPb及び割当ビット数データを夫々読み出す。RAM64のテーブルエリア64bのGOPテーブルから読み出されたGOPビット数データGOPb及び割当ビット数データは、量子化制御手段73に夫々供給される。量子化制御手段73は、GOPビット数データと、割当ビット数データとに基づいて、各GOPの画像データの量子化処理時に用いる量子化ステップサイズを決定する。そしてステップS114に移行する。

【0184】ステップS114では、量子化制御手段73が、ステップS113において求めた量子化ステップサイズデータを、RAM64に供給する。一方、テーブル制御手段71の制御の元に、内部メモリ制御手段68が、読み出し／書き込み制御信号を、RAM64に供給する。これによって、量子化ステップサイズデータは、RAM64のテーブルエリア64bのGOPテーブルに登録される。そしてステップS115に移行する。

【0185】ステップS115では、図4に示した量子化制御手段73の制御の元に、内部メモリ制御手段68が、RAM64のテーブルエリア64bのGOPテーブルに対し、GOPビット数データGOPb及び割当ビット数データを読み出すための、読み出し／書き込み制御信号を供給する。ここで、もしもGOPビット数データGOPb及び割当ビット数データが登録されていない場合には、量子化制御手段73に供給されるデータは、例えば全て“0”となる。つまり、量子化制御手段73は、RAM64から読み出されて供給されるデータが、全て“0”か否か、即ち、全ての量子化ステップサイズデータQSTを求めて登録し終えたか否かを判断し、「YES」であればステップS116に移行し、「NO」であれば再びステップS113に移行する。

【0186】ステップS116では、図4に示したエンコード制御手段74が、本線から動き検出回路を切り離すことを示す制御信号を、入出力ポート65を介して、映像エンコード55に供給する。そしてステップS117に移行する。

【0187】ステップS117では、図4に示した再生

39

機制御手段69が、ステップS110において、再生機52を停止させたときに読み取ったタイムコードデータと、RAM64のテーブルエリア64bのタイムコードテーブル（図5A参照）に登録されている開始タイムコードデータと比較し、ステップS117において読み取ったタイムコードデータの値が、開始タイムコードデータよりも小さい場合には、早送り若しくは高速正方向再生を示す制御信号を、入出力ポート65を介して、再生機52に供給し、ステップS117において読み取ったタイムコードデータの値が、開始タイムコードデータよりも大きい場合には、巻き戻し若しくは高速逆方向再生を示す制御信号を、入出力ポート65を介して、再生機52に供給する。

【0188】再生機制御手段69は、アクセス中においては、再生機52から順次供給されるタイムコードデータと、上記開始タイムコードデータを比較し、再生機52から順次供給されるタイムコードデータが、上記開始タイムコードデータよりも、所定時間分だけ手前のタイムコードとなったときに、一時停止を示す制御信号を、入出力ポート65を介して、再生機52に供給し、再生機52を、一時停止状態にする。ここで、「所定時間」とは、プリロール時間と、再生機制御手段69が、再生を示す制御信号を、入出力ポート65を介して、再生機52に供給してから、実際に、再生機52が再生動作を開始するまでの時間とを含む時間である。以上の処理が済むと、ステップS118に移行する。

【0189】ステップS118では、図4に示した再生機制御手段69が、再生を示す制御信号を、入出力ポート65を介して、再生機52に供給し、再生機52に再生動作を開始させる。そしてステップS119に移行する。

【0190】ステップS119では、図4に示した外部記憶装置制御手段75の制御の元に、内部メモリ制御手段68が、RAM64に読み出し／書き込み制御信号を供給する。これにより、RAM64のテーブルエリア64bのハードディスクテーブル（図5C参照）から、処理対象であるところの素材を示す素材IDについて登録されている、トラック／セクタ番号データ及びデータ長データが読み出される。トラック／セクタ番号データ及びデータ長データは、外部記憶装置制御手段75に供給される。外部記憶装置制御手段75は、トラック／セクタ番号データ及びデータ長データから、処理対象であるところの、フレーム画像データの動きベクトルデータを読み出すためのトラック／セクタ番号データ及びデータ長データを、入出力ポート65を介して、外部記憶装置51に供給する。これによって、外部記憶装置51からは、当該フレーム画像データの動きベクトルデータが順次読み出される。そしてステップS120に移行する。

【0191】ステップS120では、図4に示した量子化制御手段73の制御の元に、内部メモリ制御手段68

40

が、RAM64に読み出し／書き込み制御信号を供給する。これによって、RAM64のテーブルエリア64bのGOPテーブルに登録されている量子化ステップサイズデータQSTが、読み出される。RAM64から読み出された量子化ステップサイズデータQSTは、量子化制御手段73に供給される。量子化制御手段73は、RAM64から読み出された量子化ステップサイズデータQSTを、入出力ポート65を介して、映像エンコーダ55に供給する。

10 【0192】ステップS121では、図4に示した再生機制御手段52が、再生機52から入出力ポート65を介して供給されるタイムコードデータを読み取る。そしてステップS122に移行する。

【0193】ステップS122では、図4に示した再生機制御手段52が、再生機52から入出力ポート65を介して供給されるタイムコードデータと、RAM64のテーブルエリア64bのタイムコードテーブル（図5A参照）に登録されている終了タイムコードデータとを比較し、これらが一致するか否かを判断し、「YES」であればステップS123に移行し、「NO」であれば再びステップS119に移行する。

20 【0194】ステップS123では、図4に示した再生機制御手段52が、停止を示す制御信号を、入出力ポート65を介して、再生機52に供給し、再生機52の再生動作を、停止させる。そしてこの記録ルーチンを抜け、図7に示したメインルーチンに戻り、終了する。

【0195】I. 図4に示した映像エンコーダの内部構成例及びその動作説明（図11参照）

30 【0196】図11は、図4に示した映像エンコーダの内部構成例を示す構成図である。

【0197】〔動きエンコーダの接続及び構成〕この図11に示す映像エンコーダは、入力端子100を介して供給される画像データを順次蓄積するためのフレームメモリ101、102及び103、これらフレームメモリ101、102及び103からの各出力を、コントローラ228からの制御信号により選択的に出力するセレクタ104、動き検出を行って動きベクトルデータを得る動き検出ブロックと、この動き検出ブロックにおいて求められた動きベクトルデータに基いて動き補償処理を行う動き補償ブロックと、上記セレクタ104からの16ライン×16画素の大きさのマクロブロックデータと、上記動き補償ブロックからの動き補償処理後の16ライン×16画素の大きさのマクロブロックデータとの差分を得る加算回路107と、上記セレクタ104からのマクロブロックデータ若しくは上記加算回路107からの差分データを選択するインター／イントラ判定回路108と、このインター／イントラ判定回路108の制御により、上記セレクタ104からのマクロブロックデータ若しくは上記加算回路107からの差分データを選択するスイッチ109と、このスイッチ109からの出力を

圧縮符号化する圧縮符号化ブロックと、上記各構成要素を夫々制御するコントローラ128とで構成される。

【0198】ここで、上記入力端子100に順次画像データを入力し、その入力画像データを順次フレームメモリ101に記憶し、次の1フレーム期間にフレームメモリ101から読み出した画像データを順次フレームメモリ102に記憶し、次の1フレーム期間にフレームメモリ102から読み出した画像データを順次フレームメモリ103に記憶すると、3フレーム分の時間の経過の後、フレームメモリ103には第1フレームの画像データが、フレームメモリ102には第2フレームの画像データが、フレームメモリ101には第3フレームの画像データが夫々記憶される。従って、フレームメモリ102の出力を、現フレームの画像データとすると、フレームメモリ101の出力は未来のフレームの画像データ、フレームメモリ103の出力は過去のフレームの画像データということになる。以下、上記フレームメモリ101のマクロブロック単位の出力を、後フレームのマクロブロックデータと呼び、上記フレームメモリ102のマクロブロック単位の出力を、現フレームのマクロブロックデータと呼び、上記フレームメモリ103のマクロブロック単位の出力を、前フレームのマクロブロックデータと呼ぶ。

【0199】圧縮符号化ブロックは、スイッチ109からのマクロブロックデータ若しくは差分データを、8ライン×8画素のブロック単位で直流成分から高次交流成分の係数データに変換するDCT (Discrete Cosine Transform: 離散的コサイン変換) 回路110、このDCT回路110からの係数データを、コントローラ128から供給される量子化ステップサイズデータQSTで量子化する量子化回路111、この量子化回路111からの係数データを、ランレングスやハフマン等の方法により可変長符号化するVLC (Variable Length Code: 可変長符号) エンコーダ112、このVLCエンコーダ112からの可変長符号化されたデータを、記録若しくは伝送のためにインナーパリティ及びアウターパリティを付加して積符号形式にする出力符号化回路113で構成される。

【0200】動き検出ブロックは、上記フレームメモリ101からの後フレームのマクロブロックデータと、上記フレームメモリ102からの現フレームのマクロブロックデータとで動き検出を行って動きベクトルデータを得る動き検出回路105、上記フレームメモリ103からの前フレームのマクロブロックデータと、上記フレームメモリ102からの現フレームのマクロブロックデータとで動き検出を行って動きベクトルデータを得る動き検出回路106とで構成される。

【0201】動き補償ブロックは、逆量子化回路115、IDCT (Inverse Discrete C

osine Transform: 逆離散的コサイン変換) 回路116と、加算回路117と、スイッチ118と、フレームメモリ119と、動き補償回路120と、スイッチ121と、フレームメモリ122と、動き補償回路123と、スイッチ124と、スイッチ127とで構成される。

【0202】逆量子化回路115は、量子化回路111からの係数データを逆量子化し、DCT回路110による係数データを得る。IDCT回路116は、上記逆量子化回路115からの係数データを、元のマクロブロックデータ若しくは差分データに変換する。加算回路117は、上記IDCT回路116からの出力と、動き補償済みのマクロブロックデータを、加算する。スイッチ118は、上記加算回路117の出力と、IDCT回路116の出力とを、インター／イントラ判定回路108からのスイッチング制御信号に基いて、選択的に、フレームメモリ119に供給する。

【0203】動き補償回路120は、上記動き検出回路105若しくは図4に示した外部記憶装置51から読み出され、システムコントローラ59の入出力ポート65から、入力端子121i及びスイッチ121を介して供給される動きベクトルデータに基いて、フレームメモリ119に記憶されているフレームデータから、適切なマクロブロックデータを選択し、この選択したマクロブロックデータを、動き補償済みのマクロブロックデータとして出力する。スイッチ121は、動き検出回路105からの動きベクトルデータと、図4に示した外部記憶装置51から読み出されてシステムコントローラ59に供給され、このシステムコントローラ59から供給される動きベクトルデータを、コントローラ128から供給されるスイッチング制御信号に基いて、選択的に動き補償回路120に供給する。

【0204】そして、動き補償回路120の、動きベクトルデータの入力用の入力端子は、スイッチ121の可動接点cに接続され、スイッチ121の一方の固定接点aは、動き検出回路105の出力端子に接続され、スイッチ121の他方の固定接点bは、入力端子121iを介して、図4に示した入出力ポート65に接続されている。

【0205】動き補償回路123は、上記動き検出回路106若しくは図4に示した外部記憶装置51から読み出され、システムコントローラ59の入出力ポート65から、入力端子124i及びスイッチ124を介して供給される動きベクトルデータに基いて、フレームメモリ122に記憶されているフレームデータから、適切なマクロブロックデータを選択し、この選択したマクロブロックデータを、動き補償済みのマクロブロックデータとして出力する。スイッチ124は、動き検出回路105からの動きベクトルデータと、図4に示した外部記憶装置51から読み出されてシステムコントローラ59に供

給され、このシステムコントローラ59から供給される動きベクトルデータを、コントローラ128から供給されるスイッチング制御信号に基いて、選択的に動き補償回路123に供給する。

【0206】そして、動き補償回路123の、動きベクトルデータの入力用の入力端子は、スイッチ124の可動接点cに接続され、スイッチ124の一方の固定接点aは、動き検出回路106の出力端子に接続され、スイッチ124の他方の固定接点bは、入力端子124iを介して、図4に示した入出力ポート65に接続されている。

【0207】加算回路125は、上記動き補償回路120及び123の各動き補償済みのマクロブロックデータを加算する。1/2乗算回路126は、上記加算回路125の加算出力に対し、係数“1/2”を乗じる。スイッチ127は、上記動き補償回路120からの動き補償済みのマクロブロックデータ、上記動き補償回路123からの動き補償済みのマクロブロックデータ、上記1/2乗算回路126からの平均値データを、コントローラ128からのスイッチング制御信号により、選択的に加算回路107に供給する。

【0208】ここで、上記インター／イントラ判定回路108は、セクタ104からのマクロブロックデータ及び加算回路107からの差分データの分散値等と比較し、その分散値の小さい方を選択するよう制御する。

【0209】また、上記動き補償回路120は、セクタ104から出力されるフレームのマクロブロックよりも、時間的に後（未来）のフレームのマクロブロックデータに対して動き補償処理を施すものである。また、上記動き補償回路123は、セクタ104から出力されるフレームのマクロブロックよりも、時間的に前（過去）のフレームのマクロブロックデータに対して動き補償処理を施すものである。

【0210】上記セクタ104から順次出力されるフレームのマクロブロックデータは、加算回路107において、上記3つの系の何れかの出力、即ち、補償処理済みのマクロブロックデータと差分がとられることによって符号化される。加算回路107からの差分データは、フレーム間の差分であり、このフレーム間の差分データが符号化されるので、既に説明したように、これをフレーム間符号化（インター符号化）と呼び、また、セクタ104からの出力は、そのまま符号化されるので、既に説明したように、これをフレーム内符号化（イントラ符号化）と呼ぶ。

【0211】以下の説明においては、BピクチャはこのBピクチャの前後の画像データでとの差分がとられることによって得られ、PピクチャはIピクチャから得られるものとして説明する。実際は、エンコード時には、前方向動き補償、補間動き補償、後方向動き補償において補償された補償マクロブロックデータの内、最も符号化

効率の良いマクロブロックデータが選択され、デコード時には、エンコード時の補償と同じ補償がマクロブロック単位で行われる。

【0212】つまり、1つのBピクチャ内の差分データは、前方向動き補償、補間動き補償、後方動き補償の何れかの動き補償により補償された補償マクロブロックデータが、符号化すべきマクロブロックデータから減算されたデータとなり、1つのPピクチャ内の差分データは、前方動き補償若しくは後方動き補償の何れかの動き補償により補償された補償マクロブロックデータが、符号化すべきマクロブロックデータから減算されたデータとなる。従って、以下の説明においては、元のフレーム毎の画像データについて「画像データ」という以外は、この「画像データ」は、「マクロブロック毎の画像データ」と読み換えるものとする。

【0213】〔動きベクトルデータを得るための動作〕次に、図11に示した映像エンコーダにおける、動きベクトルデータを得るための動作について説明する。

【0214】動きベクトルデータの取得時においては、コントローラ128は、図4に示したシステムコントローラ59からの、動き検出回路105及び動き補償回路120間、並びに動き検出回路106及び動き補償回路123間を夫々接続することを示す制御信号に基いて、スイッチング制御信号を得、このスイッチング制御信号を、スイッチ121及び124に夫々供給し、スイッチ121及び124に対し、スイッチ121及び124の各可動接点cを、各一方の固定接点aに夫々接続させる。

【0215】入力端子100に供給される画像データは、フレームメモリ101、102及び103に順次記憶される。動き検出回路105は、フレームメモリ101から読み出された後フレームマクロブロックデータと、フレームメモリ102から読み出された現フレームマクロブロックデータとに基いて動き検出を行い、その結果に基いて、動きベクトルデータを得る。この動きベクトルデータは、出力端子121oを介して図4に示したシステムコントローラ59に供給されると共に、スイッチ121を介して、動き補償回路120に供給される。

【0216】一方、動き検出回路106は、フレームメモリ103からの前フレームマクロブロックデータと、フレームメモリ102からの現フレームマクロブロックデータとに基いて動き検出を行い、その結果に基いて動きベクトルデータを得る。この動きベクトルデータは、出力端子124oを介して図4に示したシステムコントローラ59に供給されると共に、スイッチ124を介して動き補償回路123に供給される。

【0217】出力端子121o及び124oを夫々介して、図4に示したシステムコントローラ59に供給された動きベクトルデータは、このシステムコントローラ5

9を経由して、図4に示した外部記憶装置51に供給され、この外部記憶装置51に夫々記憶される。

【0218】現フレームの全てのマクロブロックデータと、後フレームの全てのマクロブロックデータとの間の動きベクトルを示す動きベクトルデータ、現フレームの全てのマクロブロックデータと、前フレームの全てのマクロブロックデータとの間の動きベクトルを示す動きベクトルデータが得られると、符号化処理に入る。

【0219】ここで図13A及びBをも参照してセレクト104から出力されたマクロブロックデータが、どのようにして符号化されるかについて説明する。以下の説明では、便宜上、インター、イントラの切り換えが、フレーム毎に行われるものとする。

【0220】図13Aは、入力端子100に供給されるフレーム毎の画像データ、図13Bは、セレクト104から出力される出力され、符号化される順序を示し、各フレームとしての図形内に示す符号の内、数字は、入力されるフレームの順序を示し、英文字は、そのフレームの画像データが、「B」ならば符号化されてBピクチャとなり、「I」ならば符号化されてIピクチャとなり、「P」ならば符号化されてPピクチャとなることを意味する。

【0221】ここで、矢印で示す画像データは、符号化される画像データを示し、矢印の根元の画像データは、上記符号化される画像データの符号化時に用いられる画像データを示す。つまり、図13A中に示す矢印は、各矢印で示される各フレームの画像データが符号化される際に、どのフレームの画像データが予測画像として用いられるのかを示している。例えば、符号化されてBピクチャとなる第3フレームの画像データは、符号化されてIピクチャとなる第2フレームの画像データと、符号化されてPピクチャとなる第4フレームの画像データの片方、若しくはこれら2つの画像データの合成画像データと差分がとられて符号化される。尚、Pピクチャについては、予測画像として用いられるフレームを示すための矢印を省略する。

【0222】さて、図13A及びBの内、GOP2内のフレームを例にとり説明するが、前提として、図11に示したフレームメモリ122には、図13Aに示す画像データB5の予測画像として用いられる画像データP4が記憶されているものとし、更に、説明の便宜上、符号化してBピクチャを得る場合は、常に、1/2乗算回路126からの予測画像データが用いられるものとする。

【0223】図13Bに示すように、画像データI6は、マクロブロックデータ毎に、順次セレクト104から出力される。このとき、スイッチ109及び118の各可動接点cは、イントラ側の固定接点bに夫々接続されている。従って、画像データI6のマクロブロックデータは、スイッチ109を通過した後、DCT回路110、量子化回路111、VLCエンコーダ112及び出

力符号化回路113において順次処理された後、出力端子114を介して出力される。

【0224】一方、量子化回路111において量子化された画像データI6の係数データは、逆量子化回路115及びIDCT回路116によって、元の8ライン×8画素の大きさのマクロブロックデータに戻された後、スイッチ118を介してフレームメモリ119に供給され、このフレームメモリ119に順次記憶される。

【0225】フレームメモリ122に画像データP4が記憶され、フレームメモリ119に画像データI6が記憶された後は、セレクト104から出力される画像データB5から、1/2乗算回路126からの予測画像データが、加算回路107において減算され、この結果得られた差分データが符号化される。従って、セレクト104から画像データB5が出力される前の段階においては、フレームメモリ101には画像データI6が記憶され、フレームメモリ102には画像データB5が記憶され、フレームメモリ103には画像データP4が記憶されている。

【0226】この場合、動き検出回路105においては、フレームメモリ102に記憶されている画像データB5の各マクロブロックと、フレームメモリ101に記憶されている画像データI6の各マクロブロックとで動き検出が行われ、画像データB5の各マクロブロックが、夫々画像データI6のどの部分（マクロブロックデータ）に一致するのを示す動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路120において、フレームメモリ119に記憶される画像データI6の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償を行うために用いられる。

【0227】一方、動き検出回路106においては、フレームメモリ102に記憶されている画像データB5の各マクロブロックと、フレームメモリ103に記憶されている画像データP4の各マクロブロックとで動き検出が行われ、画像データB5の各マクロブロックが、夫々画像データP4のどの部分（マクロブロックデータ）に一致するのを示す動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路123において、フレームメモリ122に記憶される画像データP4の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償を行うために用いられる。

【0228】さて、セレクト104から画像データB5のマクロブロックデータが出力されるのに伴い、1/2乗算回路126から、動き補償回路120からの動き補償済みの画像データI6のマクロブロックデータと、動き補償回路123からの動き補償済みの画像データP4のマクロブロックデータとの平均であるところの、平均値データが出力され、この平均値データが、スイッチ1

47

25を介して加算回路107に供給される。従って、加算回路107においては、画像データB5のマクロブロックデータから、平均値データが減算される。この減算によって得られた差分データは、後段の各回路によって符号化される。以上の処理は、画像データB5の全マクロブロックデータに対して行われる。

【0229】次に符号化されるのは、画像データP8である。セクタ104から画像データP8が出力される前の段階においては、フレームメモリ101には画像データP8が記憶され、フレームメモリ102には画像データB7が記憶され、フレームメモリ103には画像データI6が記憶されている。

【0230】この場合、動き検出回路105においては、フレームメモリ102に記憶されている画像データB7の各マクロブロックと、フレームメモリ101に記憶されている画像データP8の各マクロブロックとで動き検出が行われ、画像データB7の各マクロブロックが、夫々画像データP8のどの部分（マクロブロックデータ）に一致するのかわかる動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路120において、フレームメモリ122に記憶されている画像データI6の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償を行うために用いられる。ここで注意すべきことは、画像データP8とB7で得られた動きベクトルデータに基づいて、画像データI6のマクロブロックデータが補償されることである。

【0231】さて、セクタ104から画像データP8のマクロブロックデータが出力されるのに伴い、動き補償回路120から、画像データI6の動き補償済みのマクロブロックデータが、スイッチ125を介して加算回路107に供給される。従って、加算回路107においては、画像データP8のマクロブロックデータから、画像データI6の動き補償済みのマクロブロックデータが減算される。この減算によって得られた差分データは、後段の各回路によって符号化された後に出力端子114を介して出力される。以上の処理は、画像データP8の全マクロブロックデータに対して行われる。尚、この画像データP8に対して符号化処理が行われた後、フレームメモリ119に記憶されている画像データI6は、フレームメモリ122に記憶される。

【0232】以上の処理の間、量子化回路111からの符号化後の差分データは、逆量子化回路115及びIDC回路116において元の差分データに戻された後に、加算回路117に供給され、この加算回路117において、動き補償回路120からスイッチ127を介して供給される動き補償済みのマクロブロックデータと加算されることにより、画像データP8のマクロブロックデータに変換される。この画像データP8のマクロブロックデータは、スイッチ118を介してフレームメモリ

48

119に供給される。以上の処理は、画像データP8をフレームメモリ119に対する記憶が終了するまで行われる。

【0233】次に符号化されるのは、画像データB7である。セクタ104から画像データB7が出力される前の段階においては、フレームメモリ101には画像データP8が記憶され、フレームメモリ102には画像データB7が記憶され、フレームメモリ103には画像データI6が記憶されている。

【0234】そして、動き検出回路105においては、フレームメモリ102に記憶されている画像データB7の各マクロブロックと、フレームメモリ101に記憶されている画像データP8の各マクロブロックとで動き検出が行われ、画像データB7の各マクロブロックが、夫々画像データP8のどの部分（マクロブロックデータ）に一致するのかわかる動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路120において、フレームメモリ119に記憶されている画像データP8の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償するために用いられる。

【0235】一方、動き検出回路106においては、フレームメモリ102に記憶されている画像データB7の各マクロブロックと、フレームメモリ103に記憶されている画像データI6の各マクロブロックとで動き検出が行われ、画像データB7の各マクロブロックが、夫々画像データI6のどの部分（マクロブロックデータ）に一致するのかわかる動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路123において、フレームメモリ122に記憶されている画像データI6の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償するために用いられる。

【0236】さて、セクタ104から画像データB7のマクロブロックデータが出力されるのに伴い、1/2乗算回路126から、動き補償回路120からの動き補償済みの画像データP8のマクロブロックデータと、動き補償回路123からの動き補償済みの画像データI6のマクロブロックデータとの平均値であるところの、平均値データが出力され、この平均値データが、スイッチ127を介して加算回路107に供給される。従って、加算回路107においては、画像データB7のマクロブロックデータから、平均値データが減算される。この減算によって得られた差分データは後段の各回路によって符号化され、出力端子114を介して出力される。以上の処理は、画像データB7の全マクロブロックデータに対して行われる。尚、この画像データB7に対して符号化処理が行われた後、フレームメモリ119に記憶されている画像データP8は、フレームメモリ122に記憶される。

【0237】以上のようにして、GOP2の各フレームの画像データが符号化される。尚、他のGOPも同様にして符号化される。尚、コントローラ128は、動き検出回路105及び106からの動きベクトルデータ、動き補償のタイプを示すデータ（或いは符号化時に減算されたデータを示すデータ等）やピクチャタイプを示すデータを、出力符号化回路113に供給される圧縮データや圧縮差分データに付加し、更に、GOP毎にGOPの先頭を示すデータや、符号化順序を示すデータを付加する。これらのデータが付加された圧縮データや圧縮差分データは、上述したように、出力符号化回路113において積符号形式にされた後に、入出力端子128bを介して、図4に示したシステムコントローラ59に供給される。図4に示したシステムコントローラ59に供給された上記圧縮データや圧縮差分データは、既に説明したように、図4に示したGOPビット量検出手段70により、GOP単位で、そのビット量が検出される。

【0238】（記録を行うときの動作）次に、図11に示した映像エンコーダにおける、記録時の動作について説明する。尚、Bピクチャのフレーム画像データの符号化についてのみ説明する。

【0239】記録時においては、コントローラ128は、図4に示したシステムコントローラ59からの、動き検出回路105及び動き補償回路120間、並びに動き検出回路106及び動き補償回路123間の接続を切ることを示す制御信号に基いてスイッチング制御信号を得、このスイッチング制御信号を、スイッチ121及び124に夫々供給し、スイッチ121及び124に対し、スイッチ121及び124の各可動接点cを、各他方の固定接点bに夫々接続させる。また、コントローラ128は、システムコントローラ59から供給される、上記制御信号により、動き検出回路105及び106に対し、動き検出動作を停止する内容の制御信号を供給する。これによって、動き検出回路105及び106は、フレームメモリ101、102及び103に対して、読み出し/書き込み制御信号を供給するものの、動き検出動作のみ停止する。

【0240】一方、図4に示したシステムコントローラ59の外部記憶装置制御手段75の制御により、図4に示した外部記憶装置51から読み出され、システムコントローラ59を経由した動きベクトルデータが、図11に示した入力端子121i及びスイッチ121を夫々介して動き補償回路120に、並びに入力端子124i及びスイッチ124を夫々介して動き補償回路123に供給される。また、上記動きベクトルデータは、入出力端子128bを介してコントローラ128にも供給される。

【0241】入力端子100に供給される画像データは、フレームメモリ101、102及び103に順次記憶される。動き補償回路120は、入力端子121i及

びスイッチ121を介して供給される動きベクトルデータが示すマクロブロックデータを、フレームメモリ119から読み出す。また、動き補償回路123は、入力端子124i及びスイッチ124を介して供給される動きベクトルデータが示すマクロブロックデータを、フレームメモリ122から読み出す。

【0242】動き補償回路120により、フレームメモリ119から読み出されたマクロブロックデータ、並びに動き補償回路123により、フレームメモリ122から読み出されたマクロブロックデータは、加算回路125に供給され、この加算回路125により加算される。この加算回路125からの加算出力は、1/2乗算回路126に供給され、この1/2乗算回路126において係数“1/2”が乗じられ、平均化される。この平均値データは、スイッチ127を介して加算回路107に供給される。加算回路107においては、セレクト104から供給される現フレームメモリのマクロブロックデータから、上記平均値データが減算される。この減算によって得られた差分データは、スイッチ109を介して、DCT回路110に供給され、このDCT回路110において、直流成分から高次交流成分までの係数データに変換される。このDCT回路110からの係数データは、量子化回路111に供給される。

【0243】このとき、図4に示したシステムコントローラ59からの量子化ステップサイズデータQSTが、入出力端子128bを介してコントローラ128に供給される。コントローラ128は、システムコントローラ59からの量子化ステップサイズデータQSTを、量子化回路111に供給する。従って、量子化回路111においては、上記量子化ステップサイズデータQSTに基いて、DCT回路110からの係数データの量子化が行われる。

【0244】そして、コントローラ128は、図4に示したシステムコントローラ59を経由して、外部記憶装置51から供給される動きベクトルデータ、動き補償のタイプを示すデータ（或いは符号化時に減算されたデータを示すデータ等）やピクチャタイプを示すデータを、出力符号化回路113に供給される圧縮データや圧縮差分データに付加し、更に、GOP毎にGOPの先頭を示すデータや、符号化順序を示すデータを付加する。これらのデータが付加された圧縮データや圧縮差分データは、上述したように、出力符号化回路113において積符号形式にされた後に出力端子114を介して出力され、図4に示したインターフェース回路57を介して原盤作成装置58に供給され、この原盤作成装置58において原盤に記録される。

【0245】J. 図11に示した動き検出回路の内部構成例及びその動作説明（図12参照）

【0246】次に、図12を参照して、図11に示した動き検出回路105及び106の一例について説明す

51

る。図 12 に示す動き検出回路は、ブロックマッチングと称される方法により動き検出を行うものである。

【0247】尚、図 11 に示した動きエンコーダにおいては、フレームメモリ 102 を現フレーム画像のフレームメモリとし、フレームメモリ 101 を過去のフレームのフレーム画像のフレームメモリとし、フレームメモリ 103 を未来のフレームのフレーム画像のフレームメモリとした。

【0248】この場合、フレームメモリ 101 に保持されている未来のフレームのフレーム画像データと、フレームメモリ 102 に保持されている現在のフレームのフレーム画像データとで動き検出を行う場合においては、フレームメモリ 102 に保持されているフレーム画像データが参照フレームのフレーム画像データ、フレームメモリ 101 に保持されているフレーム画像データが現フレームのフレーム画像データとされ、フレームメモリ 102 に保持されている現在のフレームのフレーム画像データと、フレームメモリ 103 に保持されている過去のフレームのフレーム画像データとで動き検出を行う場合においては、フレームメモリ 103 に保持されているフレーム画像データが、参照フレームのフレーム画像データとされ、フレームメモリ 102 に保持されているフレーム画像データが、現フレームのフレーム画像データとされる。

【0249】従って、 n 番目のフレームのフレーム画像データと、 $n-1$ 番目のフレームのフレーム画像データとで動き検出を行う場合においては、図 12 に示す現フレームメモリ 221 は、図 11 に示した動きエンコーダのフレームメモリ 102 に対応し、図 12 に示す参照フレームメモリ 223 は、図 11 に示した動きエンコーダのフレームメモリ 103 に対応する。そして、 n 番目のフレーム画像データと、 $n+1$ 番目のフレーム画像データとで動き検出を行う場合においては、図 12 に示す現フレームメモリ 221 は、図 11 に示した動きエンコーダのフレームメモリ 101 に対応し、図 12 に示す参照フレームメモリ 223 は、図 11 に示した動きエンコーダのフレームメモリ 102 に対応する。

【0250】また、この図 12 に示したコントローラ 232 は、図 11 に示したコントローラ 128 に対応する。

【0251】〔動き検出回路の接続及び構成〕この図 12 に示す動き検出回路は、現フレームの画像データを記憶するための現フレームメモリ 221 と、前のフレーム（参照フレーム）の画像データを記憶するための参照フレームメモリ 223 と、参照フレームメモリ 223 に順次異なるアドレスデータを供給するアドレス発生回路 233 と、現フレームメモリ 221 からの現フレームの注目マクロブロックの画素データから、参照フレームメモリ 223 からの参照マクロブロックの画素データを減算する加算回路 224 と、この加算回路 224 からの減算

52

結果の差分絶対値を得る絶対値回路 225 と、この絶対値回路 225 からの絶対値データを保持するラッチ回路 227 と、絶対値回路 225 からの出力とラッチ回路 227 からのラッチ出力を加算して各参照マクロブロック毎の差分絶対値和データを得るための加算回路 226 と、この加算回路 226 からの差分絶対値和データを記憶するメモリ 228 と、このメモリ 228 に記憶された差分絶対値和データの内の最小値を検出する最小値検出回路 229 と、この最小値検出回路 229 からの最小の差分絶対値和データ、この最小の差分絶対値和データを得ることのできた参照マクロブロックのアドレス及び注目マクロブロックのアドレスに基いて、1つの注目マクロブロックに対応する1つの動きベクトルデータを得、この動きベクトルデータを、コントローラ 232、図 4 に示したシステムコントローラ 59、図 11 に示したコントローラ 128 及びスイッチ 121 に夫々供給する動きベクトル検出回路 230 と、最小値検出回路 229 からの最小の差分絶対値和データと、動きベクトル検出回路 230 からの動きベクトルデータに基いてアドレス移動回路 233 を制御すると共に、現フレームメモリ 221 に対する画像データの書き込みや、記憶されている画像データの読み出しの制御を行うためのコントローラ 232 で構成される。

【0252】ここで、上記動きベクトル検出回路 230 は、例えば入力される差分絶対値和データを得ることのできた参照マクロブロックのアドレス、注目マクロブロックのアドレスから得られる動きベクトルデータ、例えば縦方向及び横方向の移動量データを変換テーブルとしての ROM 等から読み出すことで、動きベクトルデータを取得する。

【0253】〔動き検出回路の動作〕コントローラ 232 の制御により、現フレームメモリ 221 から注目ブロックとしてのマクロブロック（ 8×8 画素、或いは 16×16 画素）の画素データが順次繰返し読み出される。一方、コントローラ 232 の制御により、アドレス発生回路 233 が、参照フレームメモリ 223 の記憶空間上にサーチエリアを設定し、更にそのサーチエリア内において上記マクロブロックと同じ大きさの参照ブロックを設定し、その参照ブロック内の画素データを順次読み出すためのアドレスデータを順次参照フレームメモリ 223 に供給する。そして、設定した参照ブロック内の画素データの読み出しが全て終了すると、アドレス発生回路 233 は、参照フレームメモリ 223 に対してアドレスデータを供給することにより、その参照ブロックの位置をサーチエリア内において 1 画素分ずらし、続いて順次アドレスデータを参照フレームメモリ 223 に供給することにより、1 画素分ずらした参照ブロック内の画素データの読み出しを行う。

【0254】加算回路 224 においては、現フレームメモリ 221 から読み出された注目ブロック内の画素デー

タから、参照フレームメモリ 223 から読み出された参照ブロック内の画素データが減算される。この減算結果は絶対値回路 225 に供給されて絶対値データにされた後、加算回路 226 を介してラッチ回路 227 に供給される。ラッチ回路 227 には順次加算回路 226 からの加算結果、即ち、差分絶対値和データが保持され、これによって、現フレームメモリ 221 内の注目ブロックと、参照フレームメモリ 223 内の 1 つの参照ブロックとの差分絶対値和データが、順次メモリ 228 に記憶される。そして、最終的にメモリ 228 内には、サーチエリア内に順次 1 画素分ずつずらされて設定される多数の注目ブロックの数だけ差分絶対値和データが記憶される。

【0255】 1 つの注目マクロブロックの画素データと、1 つのサーチエリア内における複数の参照マクロブロックの画素データとの演算が全て終了すると、最小値検出回路 229 は、メモリ 228 内の全差分絶対値和データ中から最も値の小さい差分絶対値和データを選択し、その差分絶対値和データを動きベクトル検出回路 230 に供給すると共に、コントローラ 232 に次の注目マクロブロックについて処理を開始させるための制御信号を供給する。

【0256】 最小値検出回路 229 からの差分絶対値和データは、動きベクトル検出回路 230 に供給される。動きベクトル検出回路 230 は、最小値検出回路 229 からの差分絶対値和データを得ることのできた参照マクロブロックのアドレス及び注目マクロブロックのアドレスに基づいて動きベクトルデータを得る。動きベクトル検出回路 230 において得られた動きベクトルデータは、コントローラ 232 に供給される他、出力端子 231 を介して図 11 に示した動き補償回路 120 及び 123、並びにシステムコントローラ 59 を介して外部記憶装置 51 に夫々供給される。そしてコントローラ 232 は、上述と同様の手順により、サーチエリアを設定した後、再び次の注目マクロブロック内の画素データと、参照ブロック内の画素データとで演算処理を行うべく、アドレス移動回路 233 及び現フレームメモリ 221 を制御する。

【0257】 尚、上記ブロックマッチングに関する技術については、米国特許第 4897720 号に記載されている。

【0258】 K. 図 11 に示した映像エンコーダによる復号化時の予測方向の説明（図 13 参照）

【0259】 以上説明した映像エンコーダにより符号化された符号化データを復号化する場合の処理について再度図 13 を参照して説明する。

【0260】 符号化された B 若しくは P ピクチャの符号化データの復号化は、図 13C に示すように、符号化時に用いられたフレーム画像データと同じフレーム画像データが用いられて行われる。符号化時に、符号化したフ

レーム画像データに夫々付加された動きベクトルデータは、復号化する際に用いるフレーム画像データ中から符号化時に用いられたマクロブロックデータを抽出するために用いられる。

【0261】 例えば図 13C に示すように、符号化データ B5 のマクロブロックデータは、符号化時に用いられたフレーム画像データ P4 から、動きベクトルデータに基いて読み出されたマクロブロックデータと、フレーム画像データ I6 から、動きベクトルデータに基いて読み出されたマクロブロックデータとが加算され、更に係数“1/2”が乗じられて得られる平均値データと、上記符号化データ B5 の差分データとが加算されることにより復号化される。

【0262】 以上のようにして、順次、各 GOP のフレームの画像データが復号化される。復号化された各 GOP のフレームの画像データは、図 13 の例では、B1、I2、B3、P4、B5、I6、B7、P8、B9、I10、B11、P12 の順序で読み出されることにより、GOP 内の画像データの並び変えが行われる。ここで注意すべきことは、GOP の順序はそのままであるが、各 GOP 内の画像データは、符号化前の真のフレームの順序に並び変えられることである。

【0263】 〔第 1 実施例における効果〕 以上説明したように、本実施例においては、図 4 に示したデジタルビデオデータ記録システムにおいて、記録すべきフレーム画像データを、映像エンコーダ 55 に 2 回供給し、1 回目においては、動きベクトルデータを得、この動きベクトルデータを、外部記憶装置 51 に記憶し、更に、符号化後の符号化データのビット数を GOP 毎に検出して GOP 比を求め、この GOP 比に基いて、メディアの全ビット数を、各 GOP に割り当て、そのビット数に基いて量子化ステップサイズデータを求めておき、2 回目においては、1 回目により外部記憶装置 51 に記憶した動きベクトルデータを読み出し、この読み出した動きベクトルデータを用いて、動き補償を行うと共に、この動き補償を行って得られたデータを DCT 回路 110 により係数データに変換した後、この係数データを、上記量子化ステップサイズデータにより量子化し、更にこの量子化後の係数データを、可変長符号化し、この可変長符号化したデータを出力用に符号化し、この出力用に符号化したデータを、原盤作成装置 58 で原盤に記録するようにした。

【0264】 従って、符号化するフレーム画像データの発生ビット数に応じた最適な符号化を行うことができ、且つ、記録すべき画像データを残れなくメディアに記録できると共に、記録時において、動き検出回路 105 及び 106 における動き検出動作を停止させるようにしたので、よけいな処理をしないことにより、消費電力を大幅に低減することができるという絶大なる効果がある。

【0265】〔第2実施例〕

【0266】L. 第2実施例の概要説明（図14参照）

【0267】図14は、第2実施例の概要を説明するための構成図である。

【0268】〔接続及び構成〕この図14に示す画像情報記録装置と、図3に示した画像情報記録装置の構成上の違いは、図3に示した画像情報記録装置において用いていた、第1記憶手段を用いないことである。

【0269】要するに、この図3に示す画像情報記録装置においては、前処理においては、上記可変レート符号化を採用した場合に、動きベクトルデータ、及び1若しくは複数の画像情報毎の圧縮率を示す圧縮率情報を求め、動きベクトルデータを外部記憶手段8に記憶しておく。そして、信号源1からの画像情報を、記録手段17により記録媒体に記録する際、上記外部記憶手段8に記憶しておいた動きベクトルデータを用いることにより、動き検出手段3による動き検出処理を行わなくても済むようにすると共に、前処理で求めておいた圧縮率情報を用いて符号化処理を施し、更に、動きベクトルデータを検出する動き検出を行う時においても、外部記憶装置8から読み出した動きベクトルデータを用いて動き補償を行う時においても、第2記憶手段14のみを用いる。

【0270】〔前処理における動作〕次に前処理における動作について説明する。スイッチ4、5及び6は、制御手段7からのスイッチング制御信号により、夫々オンとなる。動き検出手段3及び信号源1間、動き検出手段3及び第2記憶手段14間、並びに動き検出手段3及び外部記憶手段8間は、スイッチ4、5及び6が夫々オンとなることにより、夫々電氣的に接続される。

【0271】信号源1は、制御手段7の制御により、画像情報の出力を開始する。信号源1から出力された画像情報は、符号化手段11により符号化された後に、復号化手段12により復号化され、更に加算手段13により、遅延手段16からのマクロブロックデータと加算された後に第2記憶手段14に供給され、この第2記憶手段14に記憶される。続いて、信号源1から出力された画像情報は、図中、破線の矢印Px1で示すように、動き検出手段3に供給される。同時に、第2記憶手段14に保持されている画像情報は、制御手段7の制御により、図中、破線の矢印Px2で示すように、第2記憶手段14から読み出される。動き検出手段3は、信号源1からの画像情報及び第2記憶手段14から読み出された画像情報を用いて、動き検出処理を行い、この動き検出処理の結果に基づいて、動きベクトルデータを得る。動き検出手段3において生成された動きベクトルデータは、図中、破線の矢印Px3で示すように、外部記憶手段8に供給される。外部記憶手段8は、制御手段7から供給される制御信号により、動き検出手段3から供給される動きベクトルデータを、記憶する。一方、制御手段7は、1若しくは複数枚の画像毎の圧縮率を求める。以上

の処理は、記録すべき全画像データに対して行われる。

【0272】〔記録処理における動作〕次に記録処理における動作について説明する。スイッチ4、5及び6は、制御手段7からのスイッチング制御信号により、夫々オフとなる。動き検出手段3及び信号源1間、動き検出手段3及び第2記憶手段14間並びに動き検出手段3及び外部記憶手段8間は、スイッチ4、5及び6が夫々オフとなることにより、夫々電氣的に切断される。

【0273】信号源1は、制御手段7の制御により、画像情報の出力を開始する。信号源1から出力された画像情報は、図中、破線の矢印Py1で示すように、遅延手段9に供給され、この遅延手段9において、動き補償手段15における動き補償処理時間分だけ遅延された後に、加算手段10に供給される。最初に加算手段10に供給される画像情報は、動き補償手段15から画像情報が供給されないため、結果的に、そのまま出力される。加算手段10から出力された画像情報は、図中、破線の矢印Py2で示すように、符号化手段11に供給され、この符号化手段11により符号化される。符号化手段11により符号化された画像情報は、図中、破線の矢印Py3で示すように、復号化手段12に供給され、この復号化手段12により元の画像情報に復号化される。この復号化後の画像情報は、加算手段13に供給される。

【0274】最初に加算手段13に供給される画像情報は、動き補償手段15から遅延手段16を介して画像情報が供給されないため、結果的に、そのまま出力される。加算手段13から出力された画像情報は、第2記憶手段14に供給され、制御手段7からの制御信号により、この第2記憶手段14に記憶される。

【0275】続いて、信号源1から出力された画像情報は、遅延手段9において上記遅延時間分だけ遅延された後に、図中、破線の矢印Py1で示すように、加算手段10に供給される。同時に、外部記憶手段8に記憶されている動きベクトルデータは、制御手段7から外部記憶手段8に対して供給される制御信号により、外部記憶手段8から読み出される。外部記憶手段8から読み出された動きベクトルデータは、図中、破線の矢印Py4で示すように、動き補償手段15に供給される。動き補償手段15は、外部記憶手段8から供給された動きベクトルデータが示す画像情報を、図中、破線の矢印Py5で示すように、第2記憶手段14から読み出す。第2記憶手段から読み出された画像情報は、図中、破線の矢印Py6で示すように、加算手段10に供給される。

【0276】よって、加算手段10においては、信号源1から遅延回路9を介して供給される画像情報から、動き補償手段15により、第2記憶手段14から読み出された画像情報が減算される。加算手段10において得られた加算結果としての差分データは、図中、破線の矢印Py2で示すように、符号化手段11に供給され、この符号化手段11により符号化される。符号化手段11に

において、前処理で求められた圧縮率情報により符号化された画像情報は、図中、破線の矢印Py7で示すように、記録手段17に供給され、この記録手段17により、記録媒体上に記録される。

【0277】一方、動き補償手段15によって読み出された画像情報は、図中、破線の矢印Py8で示すように、遅延手段16を介して、加算手段13に供給される。加算手段13においては、復号化手段12からの画像情報と、遅延手段16からの画像情報とが加算される。この加算手段13の出力は、図中、破線の矢印Py9で示すように、第2記憶手段14に供給され、この第2記憶手段14に記憶される。以上の処理は、記録すべき全画像データに対して行われる。

【0278】〔概要説明から導き出される効果〕以上の説明から明かなように、図14に示す画像情報記録装置においては、前処理において、動きベクトルデータを求め、この動きベクトルデータを、外部記憶手段8に記憶しておき、画像データを記録する際、動き検出手段による動き検出処理を行わずに、上記外部記憶手段8に記憶されている動きベクトルデータを用いて動き補償を行い、この動き補償を行って得られる画像情報を、これから符号化しようとする画像情報から減算するようにし、しかも、記憶手段として第2記憶手段14だけを用いるようにした。よって、符号化手段11において、可変レート符号化による符号化を採用した場合においても、記録処理を確実にし、しかも、記録時においては回路規模の大きな動き検出手段3を用いた動き検出を行わずに済むので、電力消費を大幅に抑制することができる。つまり、可変レート符号化を採用して画質向上を図りつつ、処理を簡略化し、電力消費を大幅に抑制することができるという絶大な効果に加え、記憶手段を最小限とすることができるという効果がある。

【0279】以下、より具体的な例について図15を参照して説明する。尚、図14に示した信号源1は、図4に示す再生機52に対応し、図14に示した制御手段7は、図4に示すシステムコントローラ59に対応し、図14に示した外部記憶手段8は、図4に示す外部記憶装置51に対応し、図14に示した記録手段17は、図4に示す原盤作成装置58に対応し、図14に示した残りの各手段は、図4に示す映像エンコーダ55内の各回路に対応する。

【0280】M. 図4に示した映像エンコーダの他の内部構成例及びその動作説明（図15参照）

【0281】図15は、図4に示した映像エンコーダの他の内部構成例を示す構成図である。

【0282】〔接続及び構成〕この図15に示す映像エンコーダと、図11に示した映像エンコーダの構成上の違いは、図11に示した映像エンコーダにおいて用いていたフレームメモリ101、102及び103の内、フレームメモリ101及び102のみを用いることと、動

き検出処理動作時においても、動き補償処理動作時においても、フレームメモリ119及び122に保持されるフレーム画像データを用いること、動き検出回路305および306が、フレームメモリ119および122に対し、夫々読み出し／書き込み制御信号を供給すること、動き検出回路305が、フレームメモリ101および102に対し、読み出し／書き込み制御信号を供給すること、コントローラ128の制御により、セクタ104が、フレームメモリ101及び102から読み出される画像データを、選択的に出力することである。

【0283】〔動きベクトルデータの取得時の動作〕動きベクトルデータの取得時においては、コントローラ128は、図4に示したシステムコントローラ59からの、動き検出回路305及び動き補償回路120間、並びに動き検出回路306及び動き補償回路123間を夫々接続することを示す制御信号に基いて、スイッチング制御信号を得、このスイッチング制御信号を、スイッチ121及び124に夫々供給し、スイッチ121及び124に対し、スイッチ121及び124の各可動接点cを、各一方の固定接点aに夫々接続させる。

【0284】入力端子100に供給されるフレーム画像データは、フレームメモリ101および102に順次供給される他、セクタ104、スイッチ109、DCT回路110、量子化回路111、逆量子化回路115、IDCT回路116、加算回路117（B及びPピクチャの場合のみ）及びスイッチ118を介してフレームメモリ119及び122に順次記憶される。

【0285】ここで図13A及びBをも参照してセクタ104から出力されたマクロブロックデータが、どのようにして符号化されるかについて、GOP2内のフレームを例にとり説明する。

【0286】前提として、フレームメモリ101には、図13Aに示す画像データI6が記憶され、フレームメモリ102には、図13Aに示す画像データB5が記憶されているものとし、フレームメモリ122には、図13Aに示す画像データB5の予測画像として用いられる画像データP4が記憶され、更に、説明の便宜上、符号化してBピクチャを得る場合は、常に、1/2乗算回路126からの予測画像データが用いられるものとする。

【0287】図13Bに示すように、フレームメモリ101から読み出される画像データI6は、マクロブロックデータ毎に、順次セクタ104から出力される。このとき、スイッチ109及び118の各可動接点cは、イントラ側の固定接点bに夫々接続されている。従って、画像データI6のマクロブロックデータは、スイッチ109を通過した後、DCT回路110、量子化回路111、VLCエンコーダ112及び出力符号化回路113において順次処理された後、出力端子114を介して出力される。

【0288】一方、量子化回路111において量子化さ

59

れた画像データ I 6 の係数データは、逆量子化回路 1 1 5 及び I D C T 回路 1 1 6 によって、元の 8 ライン×8 画素の大きさのマクロブロックデータに戻された後、スイッチ 1 1 8 を介してフレームメモリ 1 1 9 に供給され、このフレームメモリ 1 1 9 に順次記憶される。

【0289】フレームメモリ 1 2 2 に画像データ P 4 が記憶され、フレームメモリ 1 1 9 に画像データ I 6 が記憶された後は、セレクト 1 0 4 から出力される画像データ B 5 から、1/2 乗算回路 1 2 6 からの予測画像データが、加算回路 1 0 7 において減算され、この結果得られた差分データが符号化される。

【0290】この場合、動き検出回路 3 0 5 においては、フレームメモリ 1 1 9 に記憶されている画像データ I 6 の各マクロブロックデータと、フレームメモリ 1 0 2 に記憶されている画像データ B 5 の各マクロブロックデータとで動き検出が行われ、画像データ B 5 の各マクロブロックデータが、夫々画像データ I 6 のどの部分（マクロブロックデータ）に一致するのを示す動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路 1 2 0 において、フレームメモリ 1 1 9 に記憶されている画像データ I 6 の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償を行うために用いられる。

【0291】一方、動き検出回路 3 0 6 においては、フレームメモリ 1 0 2 に記憶されている画像データ B 5 の各マクロブロックデータと、フレームメモリ 1 2 2 に記憶されている画像データ P 4 の各マクロブロックデータとで動き検出が行われ、画像データ B 5 の各マクロブロックデータが、夫々画像データ P 4 のどの部分（マクロブロックデータ）に一致するのを示す動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路 1 2 3 において、フレームメモリ 1 2 2 に記憶される画像データ P 4 の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償を行うために用いられる。

【0292】さて、セレクト 1 0 4 から画像データ B 5 のマクロブロックデータが出力されるのに伴い、1/2 乗算回路 1 2 6 から、動き補償回路 1 2 0 からの動き補償済みの画像データ I 6 のマクロブロックデータと、動き補償回路 1 2 3 からの動き補償済みの画像データ P 4 のマクロブロックデータとの平均であるところの、平均値データが出力され、この平均値データが、スイッチ 1 2 7 を介して加算回路 1 0 7 に供給される。従って、加算回路 1 0 7 においては、画像データ B 5 のマクロブロックデータから、平均値データが減算される。この減算によって得られた差分データは、後段の各回路によって符号化される。以上の処理は、画像データ B 5 の全マクロブロックデータに対して行われる。

【0293】画像データ B 5 に対して施される符号化処理と並行して、フレームメモリ 1 1 9 に記憶されている

60

画像データ I 6 がフレームメモリ 1 1 9 から読み出されてフレームメモリ 1 2 2 に供給され、このフレームメモリ 1 2 2 に記憶される。同時に、加算回路 1 1 7 からの加算結果であるところの画像データ B 5 が、スイッチ 1 1 8 を介してフレームメモリ 1 1 8 に供給される。また、入力端子 1 0 0 を介して供給される、画像データ B 7 及び P 8 が、フレームメモリ 1 0 2 及び 1 0 1 に順次記憶される。

【0294】次に、符号化される画像データは、画像データ P 8 である。P ピクチャの画像データを生成する場合、動き検出回路 3 0 5 は、読み出し/書き込み制御信号を、フレームメモリ 1 0 1 及び 1 0 2 の両方に供給する。

【0295】よって、動き検出回路 3 0 5 においては、フレームメモリ 1 0 2 に記憶されている画像データ B 7 の各マクロブロックと、フレームメモリ 1 0 1 に記憶されている画像データ P 8 の各マクロブロックとで動き検出が行われ、画像データ B 7 の各マクロブロックが、夫々画像データ P 8 のどの部分（マクロブロックデータ）に一致するのを示す動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路 1 2 0 において、フレームメモリ 1 2 2 に記憶されている画像データ I 6 の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償を行うために用いられる。ここで注意すべきことは、画像データ P 8 と B 7 で得られた動きベクトルデータに基いて、画像データ I 6 のマクロブロックデータが補償されることである。

【0296】さて、フレームメモリ 1 0 1 から読み出された画像データ P 8 のマクロブロックデータが、セレクト 1 0 4 において選択されて出力されるのに伴い、動き補償回路 1 2 0 から、画像データ I 6 の動き補償済みのマクロブロックデータが、スイッチ 1 2 5 を介して加算回路 1 0 7 に供給される。従って、加算回路 1 0 7 においては、画像データ P 8 のマクロブロックデータから、画像データ I 6 の動き補償済みのマクロブロックデータが減算される。この減算によって得られた差分データは、後段の各回路によって符号化された後に出力端子 1 1 4 を介して出力される。以上の処理は、画像データ P 8 の全マクロブロックデータに対して行われる。尚、この画像データ P 8 に対して符号化処理が行われた後、フレームメモリ 1 1 9 に記憶されている画像データ I 6 は、フレームメモリ 1 2 2 に記憶される。

【0297】以上の処理の間、量子化回路 1 1 1 からの符号化後の差分データは、逆量子化回路 1 1 5 及び I D C T 回路 1 1 6 において元の差分データに戻された後に、加算回路 1 1 7 に供給され、この加算回路 1 1 7 において、動き補償回路 1 2 0 からスイッチ 1 2 7 を介して供給される動き補償済みのマクロブロックデータと加算されることにより、画像データ P 8 のマクロブロック

61

データに変換される。この画像データP8のマクロブロックデータは、スイッチ118を介してフレームメモリ119に供給される。以上の処理は、画像データP8をフレームメモリ119に対する記憶が終了するまで行われる。

【0298】次に符号化されるのは、画像データB7である。セクタ104から画像データB7が出力される前の段階においては、フレームメモリ101には画像データP8が記憶され、フレームメモリ102には画像データB7が記憶され、フレームメモリ119には画像データP8が記憶され、フレームメモリ122には画像データI6が記憶されている。

【0299】そして、動き検出回路305においては、フレームメモリ102に記憶されている画像データB7の各マクロブロックと、フレームメモリ119に記憶されている画像データP8の各マクロブロックとで動き検出が行われ、画像データB7の各マクロブロックが、夫々画像データP8のどの部分（マクロブロックデータ）に一致するのかわかる動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路120において、フレームメモリ119に記憶されている画像データP8の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償するために用いられる。

【0300】一方、動き検出回路306においては、フレームメモリ102に記憶されている画像データB7の各マクロブロックと、フレームメモリ122に記憶されている画像データI6の各マクロブロックとで動き検出が行われ、画像データB7の各マクロブロックが、夫々画像データI6のどの部分（マクロブロックデータ）に一致するのかわかる動きベクトルデータが得られる。これらのマクロブロック毎の動きベクトルデータは、動き補償回路123において、フレームメモリ122に記憶されている画像データI6の内の対応するマクロブロックデータを順次読み出す、つまり、動き補償するために用いられる。

【0301】さて、セクタ104から画像データB7のマクロブロックデータが出力されるのに伴い、1/2乗算回路126から、動き補償回路120からの動き補償済みの画像データP8のマクロブロックデータと、動き補償回路123からの動き補償済みの画像データI6のマクロブロックデータとの平均値であるところの、平均値データが出力され、この平均値データが、スイッチ127を介して加算回路107に供給される。従って、加算回路107においては、画像データB7のマクロブロックデータから、平均値データが減算される。この減算によって得られた差分データは後段の各回路によって符号化され、出力端子114を介して出力される。以上の処理は、画像データB7の全マクロブロックデータに対して行われる。尚、この画像データB7に対して符号

62

化処理が行われた後、フレームメモリ119に記憶されている画像データP8は、フレームメモリ122に記憶される。

【0302】以上のようにして、GOP2の各フレームの画像データについて動き検出処理が施され、これによって、各動き検出回路305及び306において夫々得られた動きベクトルデータは、出力端子1210及び1240を介して図4に示したシステムコントローラ59に夫々供給される。

【0303】出力端子1210及び1240を夫々介して、図4に示したシステムコントローラ59に供給された動きベクトルデータは、このシステムコントローラ59を経由して、図4に示した外部記憶装置51に供給され、この外部記憶装置51に夫々記憶される。

【0304】尚、他のGOPの画像データも同様にして動き検出処理及び符号化処理が施される。尚、コントローラ128は、動き検出回路305及び306からの動きベクトルデータ、動き補償のタイプを示すデータ（或いは符号化時に減算されたデータを示すデータ等）やピクチャタイプを示すデータを、出力符号化回路113に供給される圧縮データや圧縮差分データに付加し、更に、GOP毎にGOPの先頭を示すデータや、符号化順序を示すデータを付加する。これらのデータが付加された圧縮データや圧縮差分データは、上述したように、出力符号化回路113において積符号形式にされた後に、入出力端子128bを介して、図4に示したシステムコントローラ59に供給される。図4に示したシステムコントローラ59に供給された上記圧縮データや圧縮差分データは、既に説明したように、図4に示したGOPビット量検出手段70により、GOP単位で、そのビット量が検出される。

【0305】〔符号化を行うときの動作〕次に、図11に示した映像エンコーダにおける、外部記憶装置51に記憶されている動きベクトルデータを用いて符号化処理を行う場合の動作について説明する。尚、Bピクチャのフレーム画像データの符号化についてのみ説明する。

【0306】符号化時においては、コントローラ128は、図4に示したシステムコントローラ59からの、動き検出回路105及び動き補償回路120間、並びに動き検出回路106及び動き補償回路123間の接続を切ることを示す制御信号に基いてスイッチング制御信号を得、このスイッチング制御信号を、スイッチ121及び124に夫々供給し、スイッチ121及び124に対し、スイッチ121及び124の各可動接点cを、各他方の固定接点bに夫々接続させる。また、コントローラ128は、システムコントローラ59から供給される、上記制御信号により、動き検出回路305及び306に対し、動き検出動作を停止する内容の制御信号を供給する。これによって、動き検出回路305及び306は、フレームメモリ101及び102に対して、読み出しノ

書き込み制御信号を供給するものの、動き検出動作のみ停止する。

【0307】一方、図4に示したシステムコントローラ59の外部記憶装置制御手段75の制御により、図4に示した外部記憶装置51から読み出され、システムコントローラ59を経由した動きベクトルデータが、図11に示した入力端子121i及びスイッチ121を夫々介して動き補償回路120に、並びに入力端子124i及びスイッチ124を夫々介して動き補償回路123に供給される。また、上記動きベクトルデータは、入出力端子128bを介してコントローラ128にも供給される。

【0308】入力端子100に供給される画像データは、フレームメモリ101及び102に順次記憶される。動き補償回路120は、入力端子121i及びスイッチ121を介して供給される動きベクトルデータが示すマクロブロックデータを、フレームメモリ119から読み出す。また、動き補償回路123は、入力端子124i及びスイッチ124を介して供給される動きベクトルデータ示すマクロブロックデータを、フレームメモリ122から読み出す。

【0309】動き補償回路120により、フレームメモリ119から読み出されたマクロブロックデータ、並びに動き補償回路123により、フレームメモリ122から読み出されたマクロブロックデータは、加算回路125に供給され、この加算回路125により加算される。この加算回路125からの加算出力は、1/2乗算回路126に供給され、この1/2乗算回路126において係数“1/2”が乗じられ、平均化される。この平均値データは、スイッチ127を介して加算回路107に供給される。加算回路107においては、セレクト104から供給される現フレームメモリのマクロブロックデータから、上記平均値データが減算される。この減算によって得られた差分データは、スイッチ109を介して、DCT回路110に供給され、このDCT回路110において、直流成分から高次交流成分までの係数データに変換される。このDCT回路110からの係数データは、量子化回路111に供給される。

【0310】このとき、図4に示したシステムコントローラ59からの量子化ステップサイズデータが、入出力端子128bを介してコントローラ128に供給される。コントローラ128は、システムコントローラ59からの量子化ステップサイズデータQSTを、量子化回路111に供給する。従って、量子化回路111は、上記量子化ステップサイズデータQSTに基づいて、DCT回路110からの係数データの量子化を行う。

【0311】そして、コントローラ128は、図4に示したシステムコントローラ59を経由して、外部記憶装置51から供給される動きベクトルデータ、動き補償のタイプを示すデータ（或いは符号化時に減算されたデー

タを示すデータ等）やピクチャタイプを示すデータを、出力符号化回路113に供給される圧縮データや圧縮差分データに付加し、更に、GOP毎にGOPの先頭を示すデータや、符号化順序を示すデータを付加する。これらのデータが付加された圧縮データや圧縮差分データは、上述したように、出力符号化回路113において積符号形式にされた後に出力端子114を介して出力され、図4に示したインターフェース回路57を介して原盤作成装置58に供給され、この原盤作成装置58において原盤に記録される。

【0312】〔第2実施例における効果〕以上説明したように、本例においては、フレームメモリ119及び122を、動き検出処理時においても、記録処理時においても用いるようにしたので、第1実施例の効果に加え、フレームメモリを1つ少なくすることができるといった効果がある。

【0313】〔第3実施例〕

【0314】N. 図4に示したデジタルビデオデータ記録システムの他の構成例の説明（図16参照）

【0315】図16は、図4に示したデジタルビデオデータ記録システムの他の構成例を示す構成図である。

【0316】〔接続及び構成〕この図16に示す再生機351は、図4に示した再生機52に対応し、この図16に示す符号化回路353は、図11や図15に示したDCT回路110、量子化回路111、VLCエンコーダ112、出力符号化回路113を含み、この図16に示すシステムコントローラ355は、図4に示したシステムコントローラ59に対応し、この図16に示す外部記憶装置358-1～358-nは、図4に示した外部記憶装置51に対応し、この図16に示す符号化回路361-1～361-nは、上記符号化回路353と同一の構成である。

【0317】ここで、上記システムコントローラ355のインターフェース回路357は、例えばSCSI2インターフェース回路である。

【0318】また、外部記憶装置358-1～358-nは、再生機351にセットされる記録媒体上に記録されている複数の素材に夫々対応し、これらの複数の素材について求められた動きベクトルデータを記憶するためのものである。尚、外部記憶装置358-nに接続されている抵抗器359は、終端抵抗器（ターミネータ）である。

【0319】また、符号化回路361-1～361-nは、上記複数の素材に夫々対応し、上記外部記憶装置358-1～358-nから夫々読み出された動きベクトルデータに基づいて、夫々セレクト360により割り当てられる上記素材を、符号化するものである。これらの符号化回路361-1～361-nの各入力端子11～1nは、夫々システムコントローラ355から供給される動きベクトルデータや量子化ステップサイズデータの入

力用であり、各出力端子O1～Onは、夫々図4に示したインターフェース回路57に、符号化後のデータを与えるためのものである。尚、符号化回路361-1から361-nが同時に動作することはないので、インターフェース回路57の入力端子に対し、上記出力端子O1～Onを全て接続しても何等問題はない。

【0320】この図16に示すデジタルビデオデータ記録システムは、複数の素材が記録されている記録媒体を、再生機351により再生し、1回目の処理では、全ての再生素材について、動きベクトルデータ及び量子化ステップサイズデータを取得し、取得した動きベクトルデータを、素材毎に用意した外部記憶装置358-1～358-nに記憶し、2回目の処理では、全ての再生素材を、各再生素材に対応する外部記憶装置358-1～358-nから読み出した動きベクトルデータと、内部メモリに保持している量子化ステップサイズデータとを用い、各再生素材毎に用意した符号化回路361-1～361-nにより符号化処理を行うものである。

【0321】〔動きベクトルデータ取得時の動作〕システムコントローラ355からのスイッチング制御信号により、スイッチ352の可動接点cは、固定接点aに接続される。続いて、システムコントローラ355からの制御信号により、再生機351が再生状態にされる。再生機351にセットされている記録媒体上には、複数の素材が記録されている。よって、再生機351から順次素材が再生され、その再生素材が、スイッチ352を介して符号化回路353及び動き検出回路354に供給される。動き検出回路354においては、再生素材を用いて既に説明した動き検出処理を施し、この結果得られる動きベクトルデータを、符号化回路353及び制御回路356に夫々供給する。制御回路356は、動き検出回路354からの動きベクトルデータを、処理対象の素材に対応する外部記憶装置358-1～358-nに供給し、記憶させる。

【0322】一方、符号化回路353は、動き検出回路354からの動きベクトルデータを用いて、スイッチ352を介して供給される素材に対し、符号化処理を施す。符号化処理により得られた符号化データは、制御回路356に供給される。制御回路356は、符号化回路353からの符号化データのビット数を、GOP毎に検出し、既に説明したように、量子化ステップサイズデータを得、この量子化ステップサイズデータを、内部メモリに保持している記録処理テーブル（図17参照）に登録する。システムコントローラ355は、全ての素材について上述した処理が済んだことを認識すると、再生機351の再生動作を停止させる。

【0323】〔記録のための符号化時の動作〕記録のための符号化時においては、システムコントローラ355からのスイッチング制御信号により、スイッチ352の可動接点cが、他方の固定接点352に接続される。よ

って、再生機351からの再生素材は、スイッチ352及びセクタ360を介して、処理対象の素材に対応する符号化回路361-1～361-nに供給される。

【0324】これらの符号化回路361-1～361-nには、夫々システムコントローラ355の制御により、処理対象の素材に対応する外部記憶装置358-1～358-nから読み出された動きベクトルデータが、量子化ステップサイズデータと共に、各入力端子I1～Inを介して供給される。よって、再生機351により再生された再生素材は、符号化回路361-1～361-nにおいて、外部記憶装置358-1～358-nから読み出された動きベクトルデータ並びに量子化ステップサイズデータが用いられ符号化される。符号化されたデータは、出力端子O1～Onから出力され、図4に示したインターフェース回路57を介して原盤作成装置58に供給され、この原盤作成装置58にセットされている記録媒体上に記録される。

【0325】O. 図16に示したデジタルビデオデータ記録システムで用いられるテーブルデータの一例の説明（図17参照）

【0326】図17は、図16に示したデジタルビデオデータ記録システムで用いられる記録処理テーブルの一例を示す説明図である。

【0327】この図17に示すように、記録処理テーブルデータは、図16に示したデジタルビデオデータ記録システムのシステムコントローラ355の内部メモリに保持され、処理の都度、随時更新されるものである。この記録処理テーブルは、素材IDデータ、素材情報、外部記憶装置IDデータ、外部記憶装置情報、符号化選択情報及びステータスからなる。

【0328】素材IDデータは、既に説明した、素材の識別用のデータである。素材情報は、図5Aに示したタイムコードテーブル及び図5Bに示したGOPテーブルの情報と同じものである。外部記憶装置IDデータは、図16に示した外部記憶装置358-1～358-nの識別用のデータである。外部記憶装置情報は、図5Cに示したハードディスクテーブルの情報と同じものであり、上記外部記憶装置IDデータに対して夫々保持される。符号化選択情報は、図16に示した外部記憶装置358-1～358-nと、符号化回路361-1～361-nとの対応を示す情報である。この例においては、外部記憶装置358-1と符号化回路361-1、外部記憶装置358-2と符号化回路361-2、・・・外部記憶装置358-nと符号化回路361-nとが対応する。ステータスは、未処理、動き検出処理済み、記録済みの何れかを示す情報であり、例えば未処理は“00”、動き検出処理済みは“01”、記録済みは“10”となる。

【0329】P. 図16に示したデジタルビデオデータ記録システムの動作の説明（図18及び図19参照）

67

【0330】図18は、図16に示したデジタルビデオデータ記録システムの動作を説明するためのフローチャートである。尚、より細かい処理ステップについては、図7～図10に示したフローチャートと同様である。

【0331】ステップS200では、システムコントローラ355が、スイッチング制御信号を、スイッチ352に供給し、スイッチ352の可動接点cを、動きベクトル取得側の固定接点aに接続させる。そしてステップS201に移行する。

【0332】ステップS201では、システムコントローラ355が、記録処理テーブルの内容を読み取る。そしてステップS202に移行する。

【0333】ステップS202では、システムコントローラ355が、内部メモリの記憶空間上の、処理済みの素材の数を示す素材数データIDdの記憶エリアに“1”を書き込む。そしてステップS202に移行する。

【0334】ステップS203では、システムコントローラ355が、再生機351に対し、素材の頭出しを行うための各種制御を行い、素材の頭出しを行う。そしてステップS204に移行する。このステップにおける処理は、図9に示したフローチャートのステップS102及びS103と同様である。

【0335】ステップS204では、システムコントローラ355が、再生を示す制御信号を、再生機351に供給し、再生機351に対し、再生動作を開始させる。そしてステップS205に移行する。このステップにおける処理は図9に示したフローチャートのステップS104と同様である。

【0336】ステップS205では、システムコントローラ355が、外部記憶装置IDと、外部記憶装置情報と、動き検出回路354からの動きベクトルデータを、処理対象の素材に対応する外部記憶装置358-1、358-2、・・・または358-nに供給する。これによって、動きベクトルデータは、処理中の素材に対応する外部記憶装置358-1、358-2、・・・または358-nに記憶される。そしてステップS206に移行する。

【0337】ステップS206では、システムコントローラ355が、符号化回路353から供給される符号化データのビット量を、GOP毎に検出し、量子化ステップサイズデータを得る。そしてステップS207に移行する。

【0338】ステップS207では、システムコントローラ355が、再生機351からのタイムコードデータを読み取る。そしてステップS208に移行する。

【0339】ステップS208では、システムコントローラ355が、素材の最後尾か否かを判断し、「YES」であればステップS209に移行し、「NO」であ

68

れば再びステップS206に移行する。このステップS208における処理は、図9に示したステップS109の処理と同じ処理である。

【0340】ステップS209では、システムコントローラ355が、一時停止を示す制御信号を、再生機351に供給し、再生機351を一時停止させる。そしてステップS210に移行する。

【0341】ステップS210では、システムコントローラ355が、内部メモリの記憶空間上の、処理済みの素材の数を示す素材数データIDdの記憶エリアに記憶されている数値データに“1”加算し、この加算により得られた新たな数値データを、再度、上記記憶エリアに書き込む。そしてステップS211に移行する。

【0342】ステップS211では、システムコントローラ355が、記録処理テーブルに登録されている素材の数を検出し、この数を示す数値データに“1”を加算する。そして、内部メモリの記憶空間上の、処理済みの素材の数を示す素材数データIDdを読み、この素材数データIDdが、上記加算結果と同じか否かを判断し、「YES」であれば図19に示すフローチャートのステップS212に移行し、「NO」であれば再びステップS203に移行する。このステップS211における処理は、記録処理テーブルに登録されている、記録すべき素材を全て処理したか否かを判断するための処理である。

【0343】ステップS212では、システムコントローラ355が、スイッチング制御信号を、スイッチ352に供給し、スイッチ352の可動接点cを、符号化側固定接点に切り換える。そしてステップS213に移行する。

【0344】ステップS213では、システムコントローラ355が、記録処理テーブルの内容を読み取る。そしてステップS214に移行する。

【0345】ステップS214では、システムコントローラ355が、内部メモリの記憶空間上の、処理済みの素材の数を示す素材数データIDdの記憶エリアに“1”を書き込む。そしてステップS215に移行する。

【0346】ステップS215では、システムコントローラ355が、これから処理する素材に対応する符号化回路361-1、361-2、・・・または361-nを選択することを示す制御信号を、セレクタ360に供給する。そしてステップS216に移行する。

【0347】ステップS216では、システムコントローラ355が、再生機351に対し、素材の頭出しを行うための各種制御を行い、素材の頭出しを行う。そしてステップS217に移行する。このステップにおける処理は、図9に示したフローチャートのステップS102及びS103と同様である。

【0348】ステップS217では、システムコントロ

ーラ355が、再生を示す制御信号を、再生機351に供給し、再生機351に対し、再生動作を開始させる。そしてステップS218に移行する。このステップにおける処理は図9に示したフローチャートのステップS104と同様である。

【0349】ステップS218では、システムコントローラ355が、外部記憶装置ID及び外部記憶装置情報を、処理対象の素材に対応する外部記憶装置358-1、358-2、・・・または358-nに供給する。これによって、外部記憶装置IDに対応する外部記憶装置358-1、358-2、・・・または358-nから、動きベクトルデータが再生される。処理対象の素材に対応する外部記憶装置358-1、358-2、・・・または358-nから再生された動きベクトルデータは、システムコントローラ355に供給される。そしてステップS219に移行する。

【0350】ステップS219では、システムコントローラ355が、処理対象の素材に対応する外部記憶装置358-1、358-2、・・・または358-nから再生された動きベクトルデータと、記録処理テーブルに登録されている量子化ステップサイズデータを、対応する符号化回路361-1、361-2、・・・または361-nに供給する。そしてステップS220に移行する。

【0351】ステップS220では、システムコントローラ355が、再生機351からのタイムコードデータを読み取る。そしてステップS221に移行する。

【0352】ステップS221では、システムコントローラ355が、素材の最後尾か否かを判断し、「YES」であればステップS222に移行し、「NO」であれば再びステップS218に移行する。このステップS221における処理は、図9に示したステップS109の処理と同じ処理である。

【0353】ステップS222では、システムコントローラ355が、一時停止を示す制御信号を、再生機351に供給し、再生機351を一時停止させる。そしてステップS223に移行する。

【0354】ステップS223では、システムコントローラ355が、内部メモリの記憶空間上の、処理済みの素材の数を示す素材数データIDdの記憶エリアに記憶されている数値データに“1”加算し、この加算により得られた新たな数値データを、再度、上記記憶エリアに書き込む。そしてステップS224に移行する。

【0355】ステップS224では、システムコントローラ355が、記録処理テーブルに登録されている素材の数を検出し、この数を示す数値データに“1”を加算する。そして、内部メモリの記憶空間上の、処理済みの素材の数を示す素材数データIDdを読み、この素材数データIDdが、上記加算結果と同じか否かを判断し、「YES」であれば終了し、「NO」であれば再びステ

ップS215に移行する。このステップS224における処理は、記録処理テーブルに登録されている、記録すべき素材を全て記録処理したか否かを判断するための処理である。

【0356】〔第3実施例における効果〕以上説明したように、本例においては、複数の素材が記録されている記録媒体を、再生機351により再生し、1回目の処理では、全ての再生素材について、動きベクトルデータ及び量子化ステップサイズデータを取得し、取得した動きベクトルデータを、素材毎に用意した外部記憶装置358-1～358-nに記憶し、2回目の処理では、全ての再生素材を、各再生素材に対応する外部記憶装置358-1～358-nから読み出した動きベクトルデータと、内部メモリに保持している量子化ステップサイズデータとを用い、各再生素材毎に用意した符号化回路361-1～361-nにより符号化処理を行うようにした。従って、第1実施例における効果に加え、複数の素材を連続的に処理することができると共に、その際、動き検出回路が1つで済むといった効果がある。

【0357】〔変形例〕上記第1～第3実施例においては、量子化ステップサイズを、GOP毎に決定する場合について説明したが、マクロブロック毎でも、フィールド毎でも、フレーム毎でも、N個のGOP毎でも良い。何れにしても、量子化ステップサイズを求めるデータ量を大きく（例えばN個のGOP毎の場合等）すれば、固定レート符号化におけるメリットがより多くなり、データ量を小さく（例えばマクロブロック毎の場合等）すれば、可変レート符号化におけるメリットがより多くなる。更に、上記第1～第3実施例においては、フレーム間符号化、フレーム内符号化を行う場合について説明したが、フィールド間符号化、フィールド内符号化を行ってもその効果は、フィールド毎の処理となった分だけ可変レート符号化のメリットが多くなるといった点以外は、第1～第3実施例における効果と同様である。更に、上記第1～第3実施例においては、出力符号化処理を施した後のデータを、GOP毎に数えた場合について説明したが、可変長符号化後、或いは量子化後であっても良い。その場合には、上述した復号情報やパリティのデータ量を、記録媒体の全記録可能データ量から予め減じておき、上記量子化後若しくは可変長符号化後のデータが、上記記録媒体の全記録可能データ量から上記復号情報やパリティのデータ量を減じた残りの記録可能データ量内に収まるよう、量子化ステップサイズデータをGOP毎に設定することが必要となる。

【0358】

【効果】上述せる本発明によれば、信号源からの画像情報を、記録手段の記録媒体に記録する記録処理に先だって、動き検出手段により取得された動きベクトル情報を、記憶手段に記憶すると共に、符号化手段からの符号化情報の符号化単位の情報量を求め、該情報量と、上記

記録手段の記録媒体の記録可能情報量とに基いて、記録時における上記符号化手段での圧縮率を示す圧縮率情報を、記録すべき全画像情報について、符号化単位で求め、上記信号源からの画像情報を、上記記録手段の記録媒体に記録する記録処理の際には、上記記憶手段に記憶されている動きベクトル情報を読み出し、該読み出した動きベクトル情報及び上記圧縮率情報を、上記符号化手段に供給するようにしたので、記録処理に先だって行われる処理においては、動きベクトル情報と、信号源からの画像情報を洩れなく記録媒体に記録することのできる全画像情報の符号化単位での圧縮率情報が得られ、記録処理においては、上記動きベクトル情報及び上記圧縮率情報が用いられて符号化され、記録され、これによって、記録時においては、動き検出処理をしなくても済ませることにより、無駄な電力消費を抑制できると共に、信号源からの画像情報を最も適した情報量で符号化し、洩れなく記録媒体に記録することができ、よって、再生画像の画質を大幅に向上させることができるという効果がある。

【図面の簡単な説明】

【図 1】一実施例の概要説明に供する、着目点を説明するための説明図である。

【図 1 A】 前提条件であるところの、ソース画像記録媒体と蓄積メディアの一例を示す説明図である。

【図 1 B】 物体の平行移動を説明するための、 $n-1$ 番目のフレームの画像の一例を示す説明図である。

【図 1 C】 物体の平行移動を説明するための、 n 番目のフレームの画像の一例を示す説明図である。

【図 1 D】 物体のランダムな移動を説明するための、 $n-1$ 番目のフレームの画像の一例を示す説明図である。

【図 1 E】 物体のランダムな移動を説明するための、 n 番目のフレームの画像の一例を示す説明図である。

【図 2】一実施例の概要説明に供する、着目点を説明するための説明図である。

【図 2 A】 固定レート符号化の概念を説明するための説明図である。

【図 2 B】 可変レート符号化の概念を説明するための説明図である。

【図 2 C】 固定レート符号化と可変レート符号化を比較するための説明図である。

【図 3】第 1 実施例の概要を説明するための構成図である。

【図 4】第 1 実施例のデジタルビデオデータ記録システムの構成例を示す構成図である。

【図 5】図 4 に示したテーブルエリアに保持されるテーブルの一例を示す説明図である。

【図 5 A】 タイムコードテーブルの一例を示す説明図である。

【図 5 B】 GOP テーブルの一例を示す説明図であ

る。

【図 5 C】 ハードディスクテーブルの一例を示す説明図である。

【図 5 D】 外部記憶装置に記憶される動きベクトルデータを含むデータのデータフォーマットの一例を示す説明図である。

【図 6】図 4 に示したデジタルビデオデータ記録システムで用いられる画像表示例を示す説明図である。

【図 6 A】 メニュー画像の一例を示す説明図である。

10 【図 6 B】 素材データ情報画像の一例を示す説明図である。

【図 7】図 4 に示したデジタルビデオデータ記録システムのシステムコントローラによる制御動作を説明するためのメインルーチンのフローチャートである。

【図 8】図 4 に示したデジタルビデオデータ記録システムのシステムコントローラによる制御動作を説明するための素材データ入力ルーチンのフローチャートである。

20 【図 9】図 4 に示したデジタルビデオデータ記録システムのシステムコントローラによる制御動作を説明するための記録ルーチンを示すフローチャートである。

【図 1 0】図 4 に示したデジタルビデオデータ記録システムのシステムコントローラによる制御動作を説明するための記録ルーチンを示すフローチャートである。

【図 1 1】図 4 に示したデジタルビデオデータ記録システムの映像エンコーダの内部構成例を示す構成図である。

【図 1 2】図 1 1 に示した動き検出回路の内部構成例を示す構成図である。

30 【図 1 3】図 1 1 に示した映像エンコーダによるエンコード時及びデコード時の予測方向を説明するための説明図である。

【図 1 4】第 2 実施例の概要を説明するための構成図である。

【図 1 5】図 4 に示したデジタルビデオデータ記録システムの映像エンコーダの他の内部構成例を示す構成図である。

【図 1 6】第 3 実施例のデジタルビデオデータ記録システムの構成例を示す構成図である。

40 【図 1 7】図 1 6 に示したデジタルビデオデータ記録システムのシステムコントローラで用いられる記録処理テーブルの一例を示す説明図である。

【図 1 8】図 1 6 に示したデジタルビデオデータ記録システムの動作を説明するためのフローチャートである。

【図 1 9】図 1 6 に示したデジタルビデオデータ記録システムの動作を説明するためのフローチャートである。

【図 2 0】従来の映像エンコーダの一例を示す構成図であ

50 ある。

73

74

【図21】従来の映像エンコーダによるエンコード時及びデコード時の予測方向を説明するための説明図である。

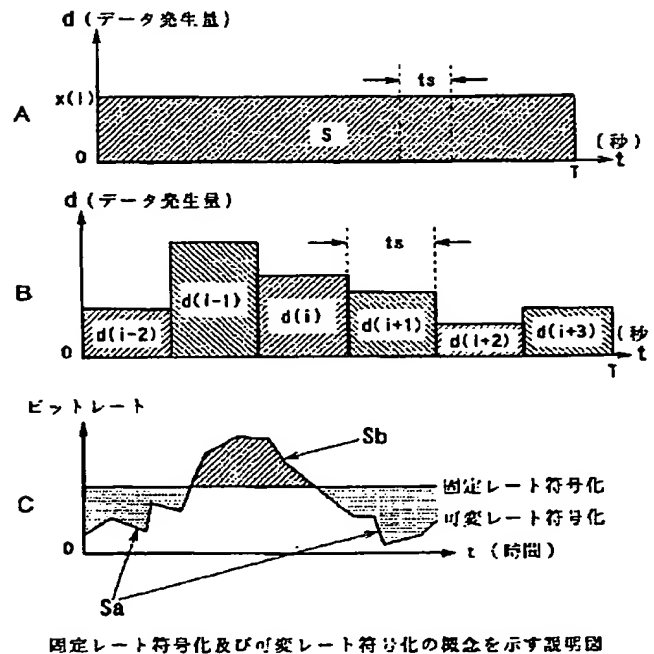
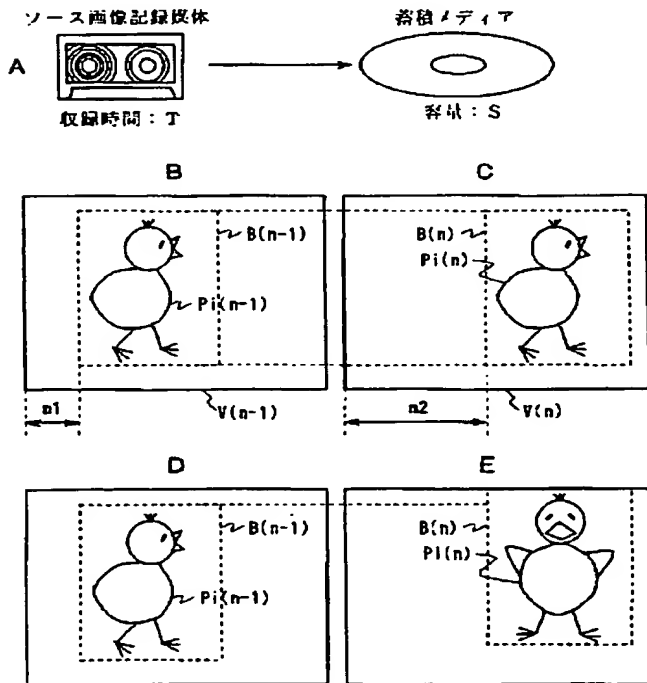
【符号の説明】

- 1 信号源
- 2 第1記憶手段
- 3 動き検出手段
- 4、5、6 切り換え手段
- 7 制御手段
- 8 外部記憶手段
- 9、16 遅延手段
- 10、13 加算手段
- 11 符号化手段
- 12 復号化手段
- 14 第2記憶手段
- 15 動き補償手段
- 17 記録手段
- 50 基準クロック発生回路
- 51 外部記憶装置
- 52 再生機
- 53、54 遅延回路
- 55 映像エンコーダ
- 56 音声エンコーダ

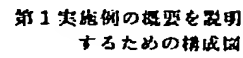
- 57 インターフェース回路
- 58 原盤作成装置
- 59 システムコントローラ
- 60 操作部
- 60a LCD
- 61 CPU
- 62 バス
- 63 ROM
- 64 RAM
- 10 64a ワークエリア
- 54b テーブルエリア
- 65 入出力ポート
- 66 操作部制御手段
- 67 タイミング制御手段
- 68 内部メモリ制御手段
- 69 再生機制御手段
- 70 GOPビット量検出手段
- 71 テーブル制御手段
- 72 GOP比算出手段
- 20 73 量子化制御手段
- 74 エンコーダ制御手段
- 75 外部記憶装置制御手段

【図1】

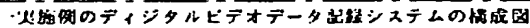
【図2】



【圖 3】



【図4】



【图 1 2】



【図5】

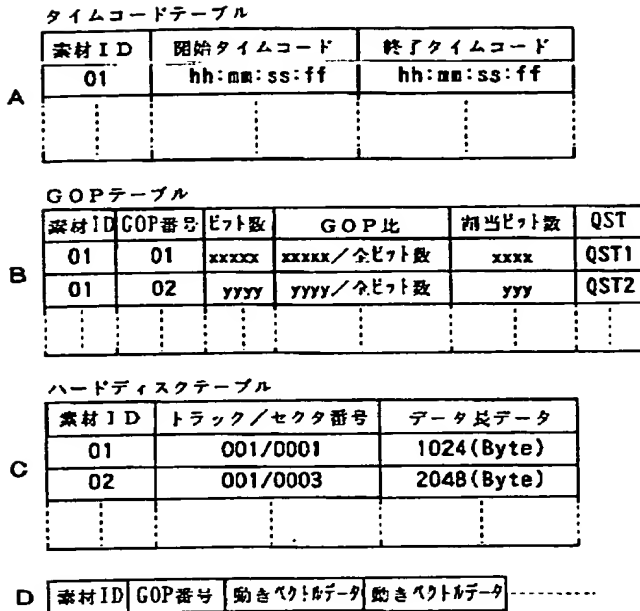
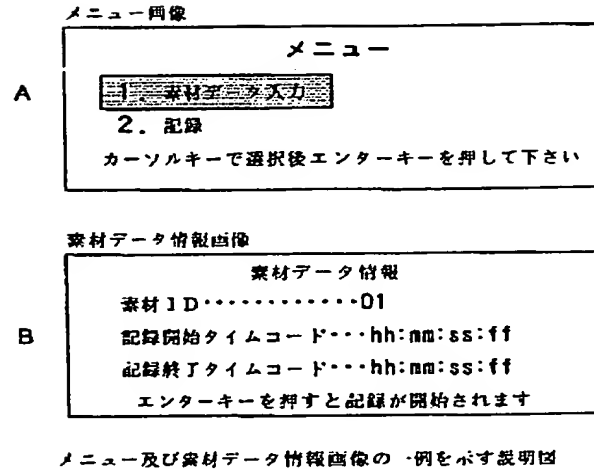
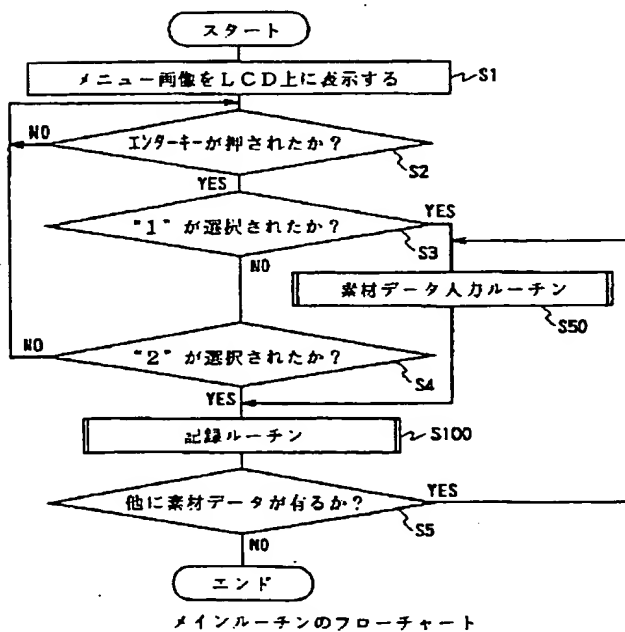


図4に示したテーブルエリア内に保持される
テーブルデータの一例及び動きベクトルデータの
データフォーマットの一例を示す説明図

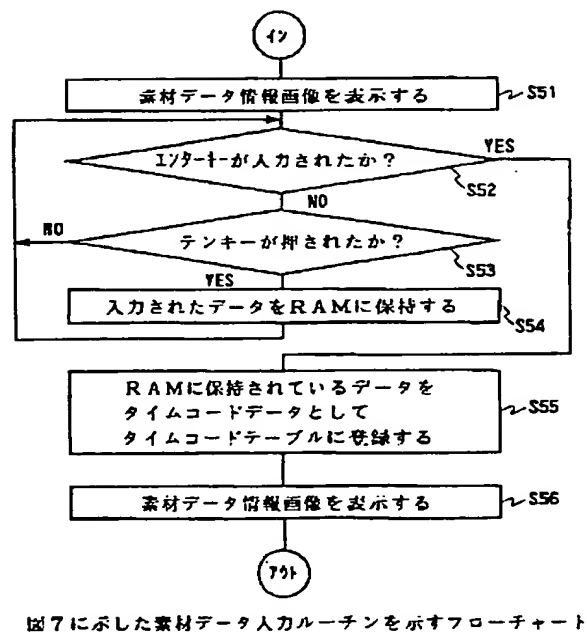
【図6】



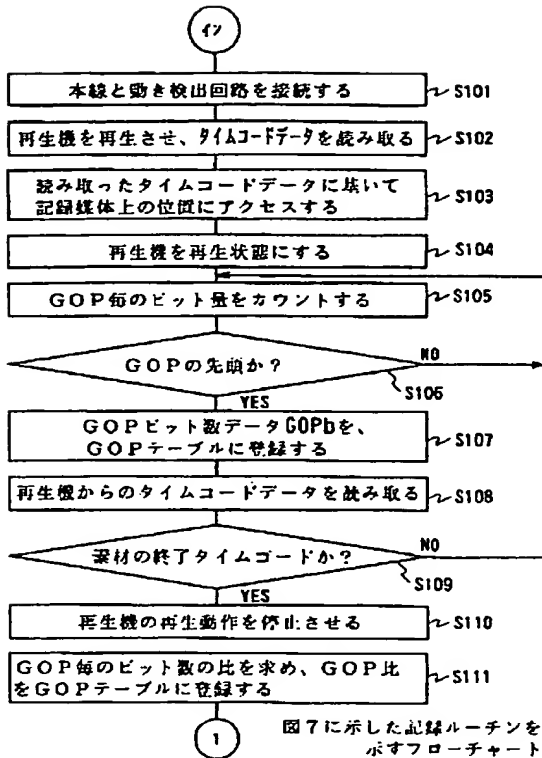
【図7】



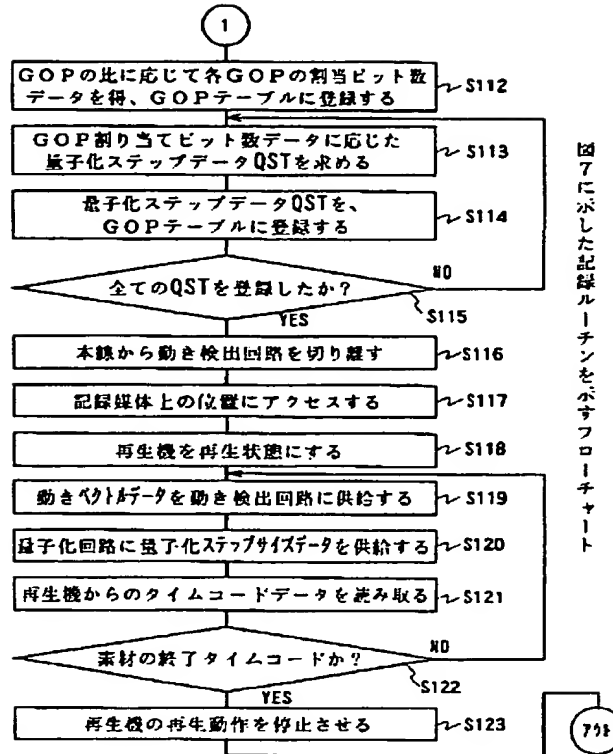
【図8】



【図 9】



【図 10】



【図 11】

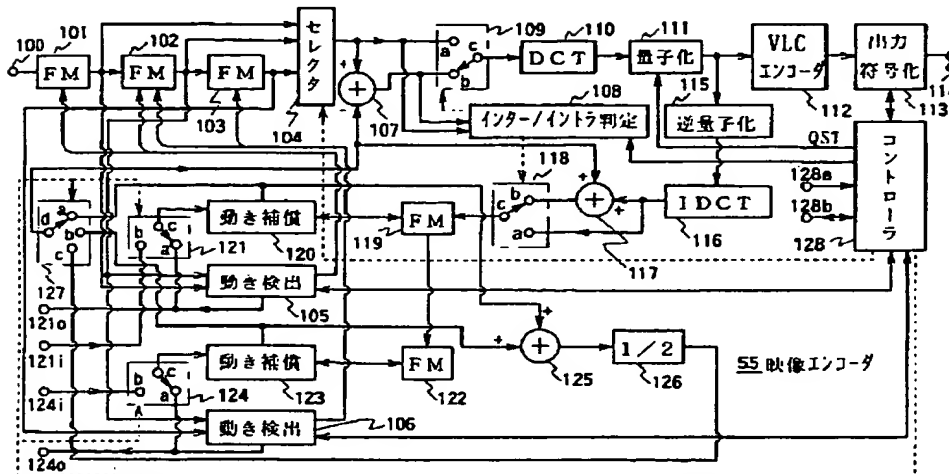


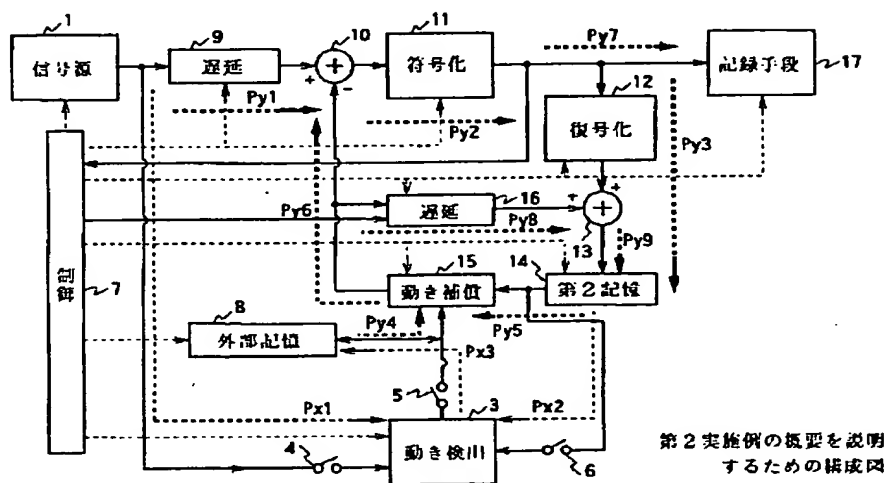
図 4 に示したデジタルビデオデータ記録システムの映像エンコーダの内部構成例を示す構成図

【図 17】

素材 ID	素材情報	外部記憶装置 ID	外部記憶装置情報	符号化選択情報	ステータス
1	1	1	1	1	1
2	2	2	2	2	2
3	3	3	3	3	3
4	4	4	4	4	4
5	5	5	5	5	5
6	6	6	6	6	6
7	7	7	7	7	7
8	8	8	8	8	8
9	9	9	9	9	9
10	10	10	10	10	10

記録処理テーブルの一例を示す説明図

【图 14】



第3実施例によるデジタルビデオデータ記録システムの構成図

【図15】

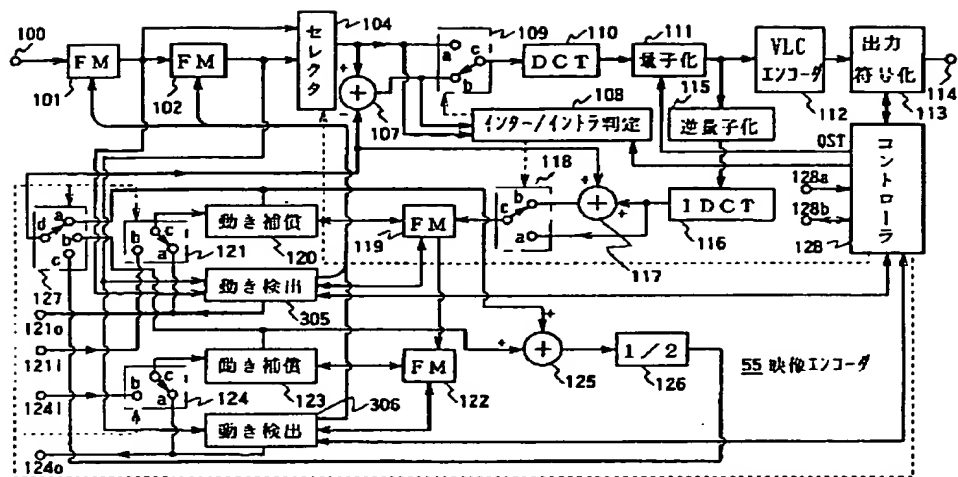
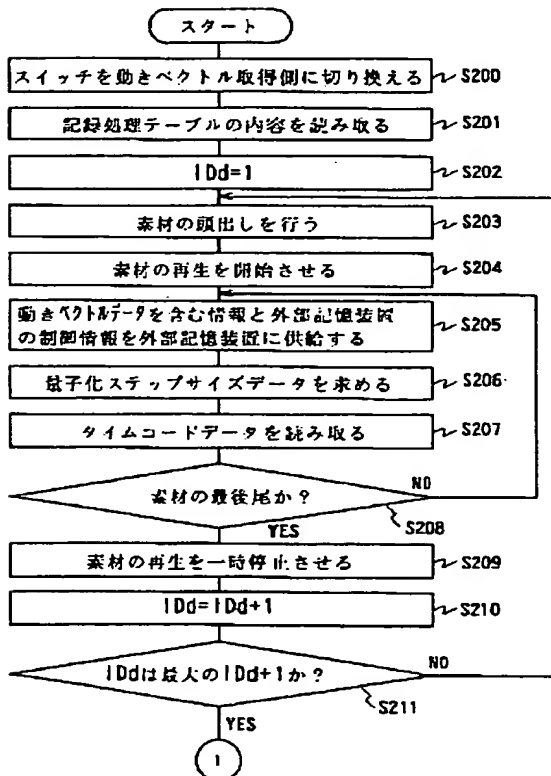


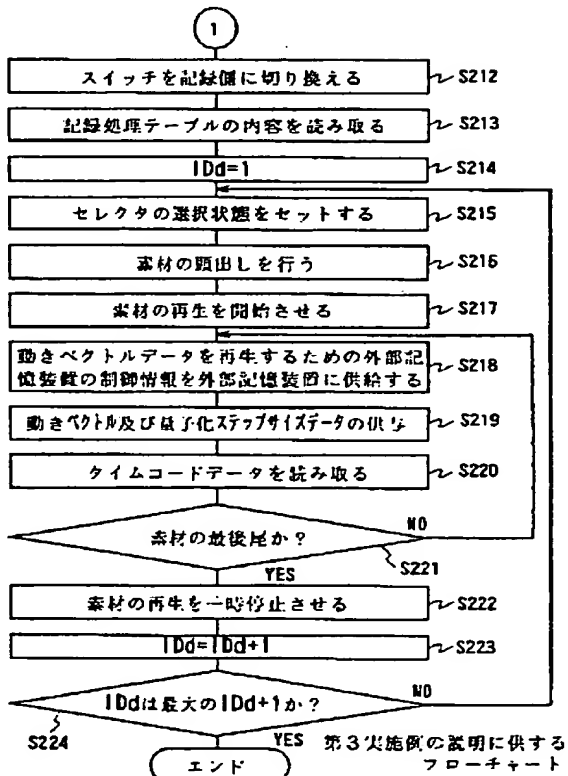
図4に示したデジタルビデオデータ記録システムの映像エンコーダの他の内部構成例を示す構成図

【図18】

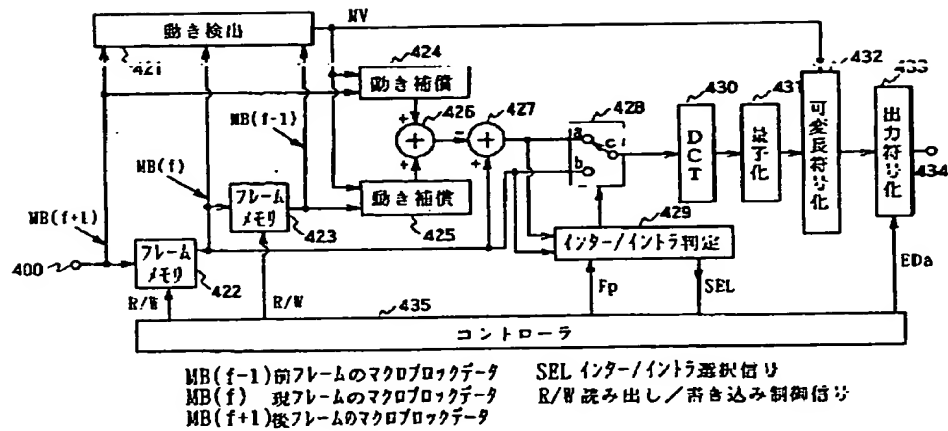


第3実施例の説明に供するフローチャート

【図19】

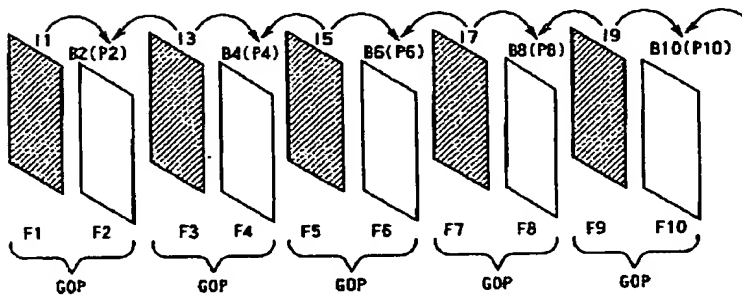
第3実施例の説明に供する
フローチャート

【図 20】



従来の映像エンコーダの内部構成例を示す構成図

【図 21】



従来のエンコード時及びデコード時における予測方向を説明するための概念図